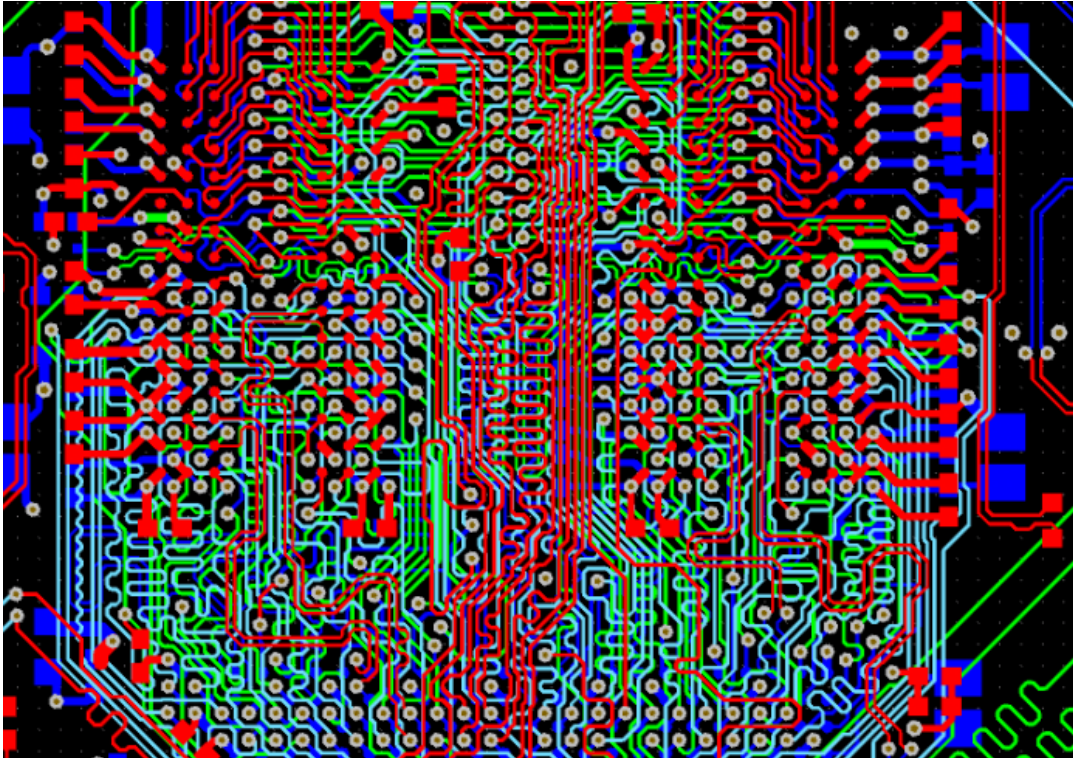


Roteamento em projetos de alta frequência: Corrente de retorno

Por **Javier Marto** - 07/03/2016



Roteamento memoria DDR3

ÍNDICE DE CONTEÚDO [MOSTRAR]

Na figura de destaque do artigo apresenta um *screenshot* de um roteamento de memória DDR3 de um projeto realizado há alguns anos, e este monte de trilhas tem muita teoria eletrônica como base. Na internet você pode encontrar muitos guias que falam sobre regras de roteamentos de alta frequência, mas sem nenhum fundamento e muitas vezes de maneira muito incompleta. Nesta série de artigos explicarei os fundamentos destas regras da forma mais simples e resumida possível, para assim dar as ferramentas básicas necessárias para analisar e questionar os diferentes problemas e desafios que você vai ter neste tipo de projeto.

Um dos pontos mais importantes na hora de trabalhar com projetos de **PCBs** [↗](#) de alta frequência é a corrente de retorno. Curiosamente, muitos engenheiros na hora de desenhar PCBs, a esquecem ou simplesmente nunca pensaram ou a suportam. Neste

Gostou? [Junte-se à comunidade Embarcados](#)

artigo explicarei, de forma bem resumida e básica, o que é a corrente de retorno, os efeitos dela nos PCBs e as boas práticas que você tem que seguir para não ter problemas com ela.

O que é uma linha de transmissão?

Em altas frequências, a forma tradicional de transportar os sinais, que é por meio de uma só trilha, apresenta muitas perdas de energia eletromagnética é por isso que, em altas frequências, utiliza-se linhas de transmissão, já que elas utilizam duas (ou três) trilhas para guiar os campos eletromagneticos. Assim, o cobre em uma linha de transmissão somente guia a energia eletromagnética.

Uma linha de transmissão é composta por duas (ou três) trilhas, uma é a trilha para o sinal e as outras são as trilhas para a corrente de retorno (incorretamente chamada terra ou GND). Uma linha de transmissão pode ser modelada através de parâmetros distribuídos como na figura 1.

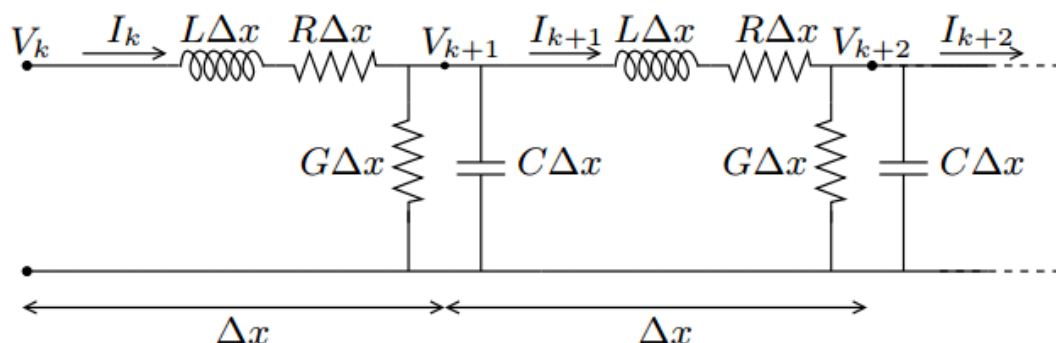


Figura 1: Modelo de circuitos distribuídos para uma linha de transmissão.

Fonte: Lección 7: Líneas de transmisión. ELO-250. UTFSM

Gostou? [Junte-se à comunidade Embarcados](#)

Onde:

- R: Resistência por unidade de largura, [ohm/m]. A qual representa as perdas *ohmicas* da trilha em si, tanto a trilha de ida como a trilha de retorno;
- G: Condutância por unidade de largura, [S/m]. Representa as perdas que se apresentam no dielétrico;
- C: Capacitância por unidade de largura, [F/m]. A trilha da ida e a trilha da volta, separadas por um dielétrico, formam um capacitor;
- L: Indutância por unidade de largura, [H/m]. Representa a indutância associada ao loop da trilha de ida e à trilha de retorno.

Além disso, se destaca a impedância característica da linha de transmissão que, por agora, só falaremos que se define como a impedância que o sinal encontra enquanto se propaga na linha e, ainda, o *driver* da linha não recebe o retorno do sinal que alcança a terminação da linha.

Quando nossas trilhas se comportam como linhas de transmissão?

A base da análise dos circuitos que nós sabemos é baseada principalmente em duas leis: a lei de correntes e a lei de tensões de Kirchhoff. As duas leis se baseiam em dois princípios:

- Um condutor perfeito tem a mesma tensão em qualquer ponto;
- Os condutores não acumulam carga elétrica.

Como você sabe, a velocidade da luz não é infinita, por isso os sinais tomam um tempo para se propagar na trilha. Assim, se os sinais têm uma frequência alta em relação à distância na qual estão se propagando, você terá pontos na trilha de diferentes tensões

(pontos onde o sinal ficou no seu máximo e pontos onde

Gostou? [Junte-se à comunidade Embarcados](#)

e, assim, o condutor estará acumulando carga. Quando isto acontece, é necessário utilizar o modelo de circuitos distribuídos (figura 1).

Mas quão alta tem que ser a frequência do sinal para que isto se apresente?

Quando estamos na presença de um condutor/trilha que possui comprimento de, aproximadamente, 10 vezes o comprimento de onda do sinal (ou a frequência mais alta que faz parte do sinal e que tem suficiente energia para se considerar), o condutor/trilha vai se comportar como uma linha de transmissão e precisa-se utilizar o modelo de circuitos distribuídos.

Corrente de retorno em uma linha de transmissão

Um sinal numa linha de transmissão utiliza ao mesmo tempo a trilha de ida como a trilha de retorno; as duas trilhas são igualmente importantes na propagação do sinal. O sinal é sempre a diferença de tensão entre a trilha de ida e a trilha de retorno, como pode se ver na figura 2.

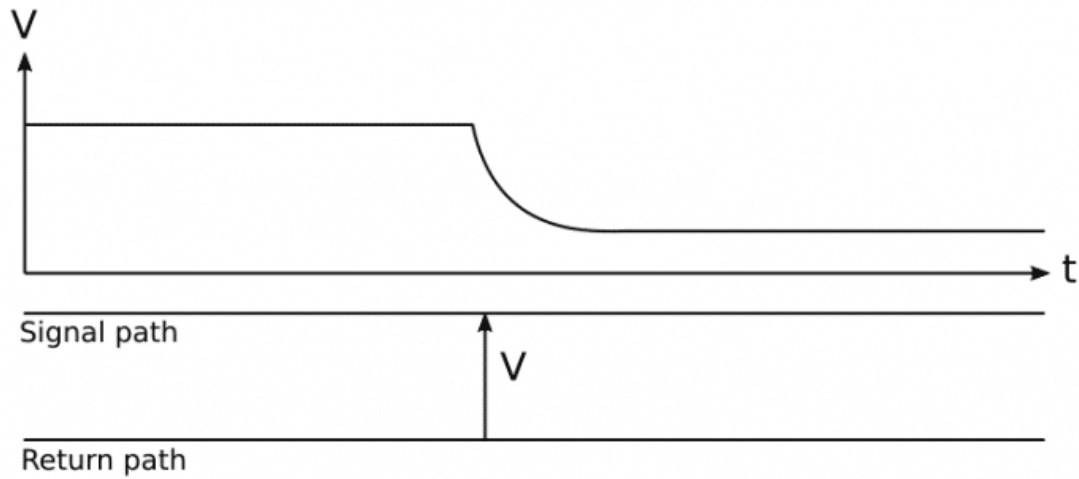


Figura 2: O sinal é a diferença de tensão entre a trilha de ida com a trilha de retorno.

Como já sabemos, a corrente sempre viaja em *loops* fechados, mas o loop da corrente, diferente do que você pode pensar, é fechado não na terminação da linha, mas em cada diferencial dx da linha. O dV/dt do sinal vai se propagando pela linha de transmissão. A linha de transmissão tem sua capacitância intrínseca entre as duas trilhas que a compõem e a corrente em um capacitor é dada por:

$$I(t) = \frac{dQ(t)}{dt} = C \frac{dV(t)}{dt}$$

Equação 1: Corrente em um capacitor

Assim, na medida em que o sinal de tensão se propaga com sua corrente de ida, ele vai gerando na sua frente de onda uma corrente de retorno na outra trilha, como pode se ver na figura 3. Essa corrente de retorno é a mesma corrente de ida e depende da impedância característica da linha (relembrar que impedância é a relação entre a tensão e a corrente num ponto).

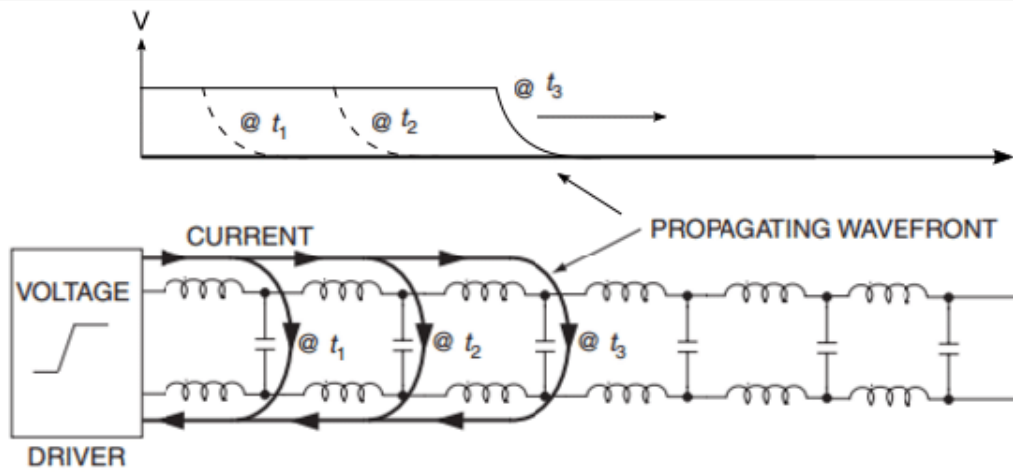


Figura 3: A corrente fecha seu loop através da capacitância distribuída da linha por meio do dV/dt .
 Fonte: Baseado em figura 5-19 de *Electromagnetic Compatibility Engineering*, Henry W. Ott.

Então, em uma linha de transmissão, tem-se uma corrente de ida e, a mesma corrente de retorno, viaja pela outra trilha, mas uma viaja em sentido contrario da outra.

Lembrando as equações de Maxwell, especificamente a equação de Ampere-Maxwell:

$$\nabla \times \mathbf{H}(\mathbf{r}) = \mathbf{J}(\mathbf{r}) + \frac{\partial \mathbf{D}(\mathbf{r}, t)}{\partial t}, \quad \forall \mathbf{r}.$$

Equação 2: Lei de Ampere-Maxwell.

Vemos que a densidade de corrente (\mathbf{J}) em um ponto \mathbf{r} produz uma intensidade de campo magnético (\mathbf{H}) rotacional nesse ponto \mathbf{r} ; campo magnético consistente com a regra da mão direita.

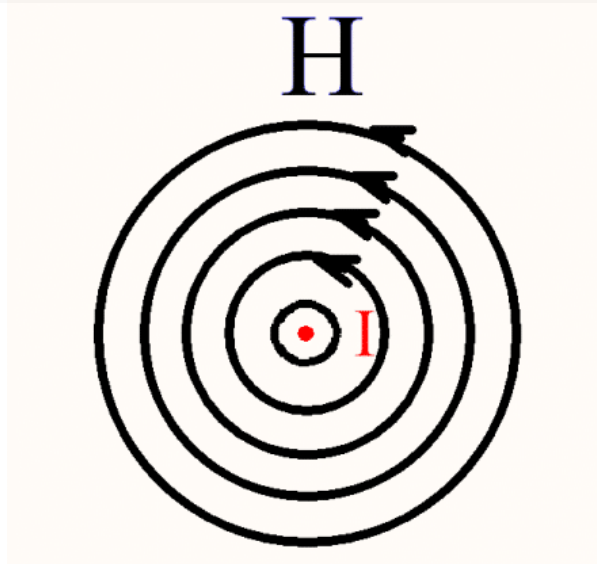


Figura 4: Campo magnético gerado por uma corrente; lei de Ampere-Maxwell

Assim, se ambas as correntes são da mesma amplitude - mas no sentido oposto - e se elas estão o suficientemente próximas, acontece o conceito de cancelamento de fluxo magnético: o campo magnético gerado pela corrente de ida vai se anular pelo campo magnético da corrente de retorno (conceito que vai ser desenvolvido mais adiante).

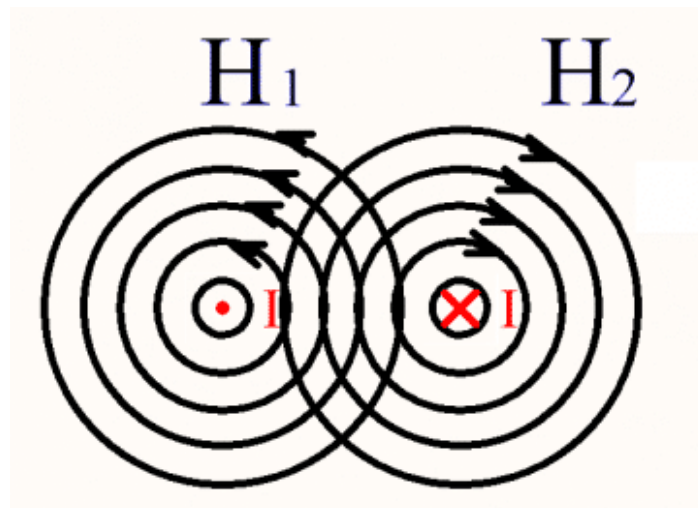


Figura 5: Cancelamento de fluxo magnético por dois condutores com corrente em sentido contrário.

Corrente de retorno em alta frequência e corrente de retorno em baixa frequência

Geralmente, nossas PCBs utilizam linhas de transmissão de dois tipos: as chamadas *microstrip* e as *stripline* (em PCB de RF também se utilizam as chamadas “*coplanar waveguide*”, mas escapam ao alcance deste artigo).

- Uma *microstrip* é uma linha de transmissão na camada TOP ou BOTTOM e tem como referência somente um plano;
- Uma *stripline* é uma linha de transmissão em uma camada interna do PCB e ela tem como referência um plano acima e um plano abaixo dela.



Figura 6: (esq.) Microstrip - (dir.) Stripline
Fonte: Saturn PCB Design

Obs: Os seguintes conceitos serão explicados com uma *microstrip*, mas podem se estender para uma *stripline*.

Pensemos num plano como muitas linhas de cobre, ao lado umas das outras, separadas por uma distância x , mas, se fazemos desta distância um diferencial dx , estas se tornam como o que conhecemos como um plano contínuo. Assim, um plano forma múltiplos caminhos de retorno para a linha de transmissão.

Portanto, utilizando a teoria das redes elétricas no modo de transmissão e com um plano de referência (múltiplos caminhos de retorno) temos que.

Gostou? [Junte-se à comunidade Embarcados](#)

- Para altas frequências, geralmente acima de 100 [Khz], a impedância é dominada pela indutância da linha, isto é, o *loop* que a corrente de ida faz com a corrente de retorno. Assim, quanto mais alta a frequência, a corrente de retorno vai se concentrar mais abaixo da corrente de ida, onde o *loop* e a impedância são mais baixos (figura 7).

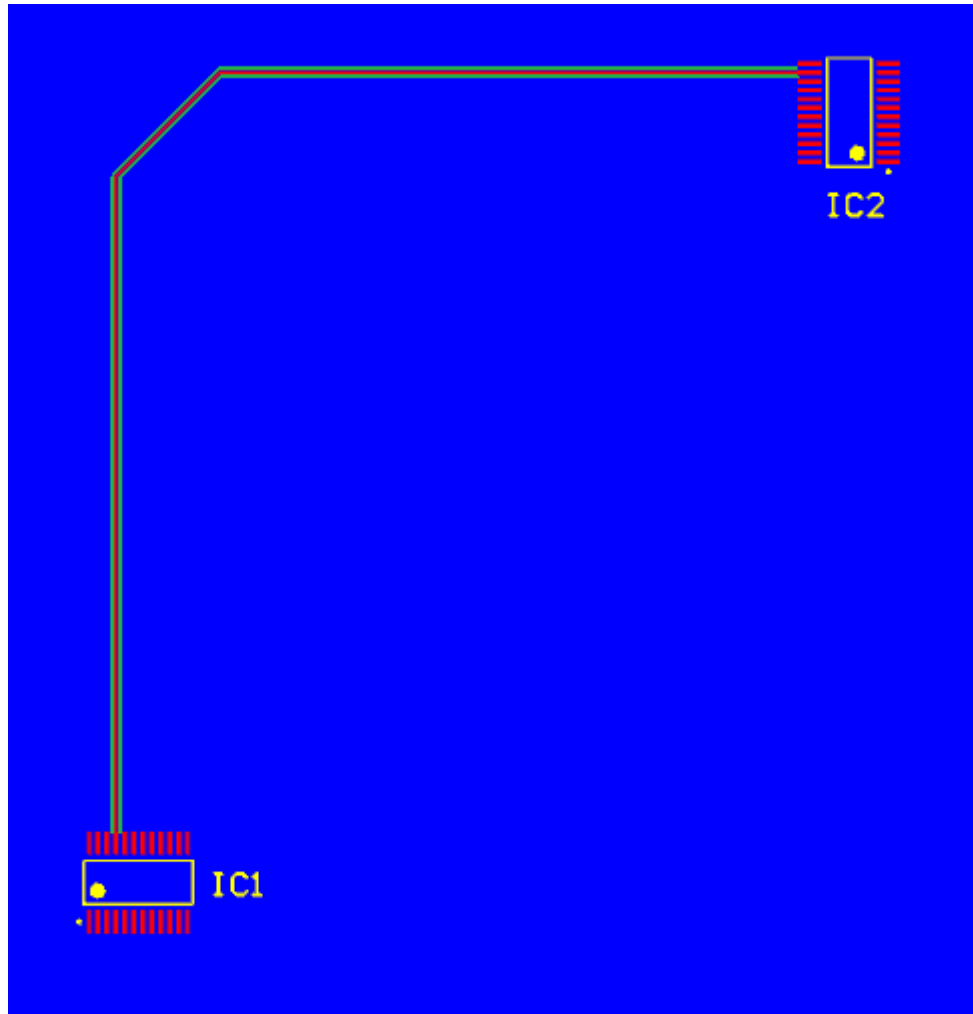


Figura 7: trilha de sinal de alta frequência em vermelho, sua corrente de retorno em verde e, em azul, se apresenta um plano de retorno.

- Para baixas frequências, geralmente abaixo de 100 [Khz], a impedância é dominada pela resistência da linha, isto é, pela distância geométrica mais curta que une o início da linha com o final da linha. A corrente de retorno, por meio de um divisor de correntes, se reparte em torno deste caminho.

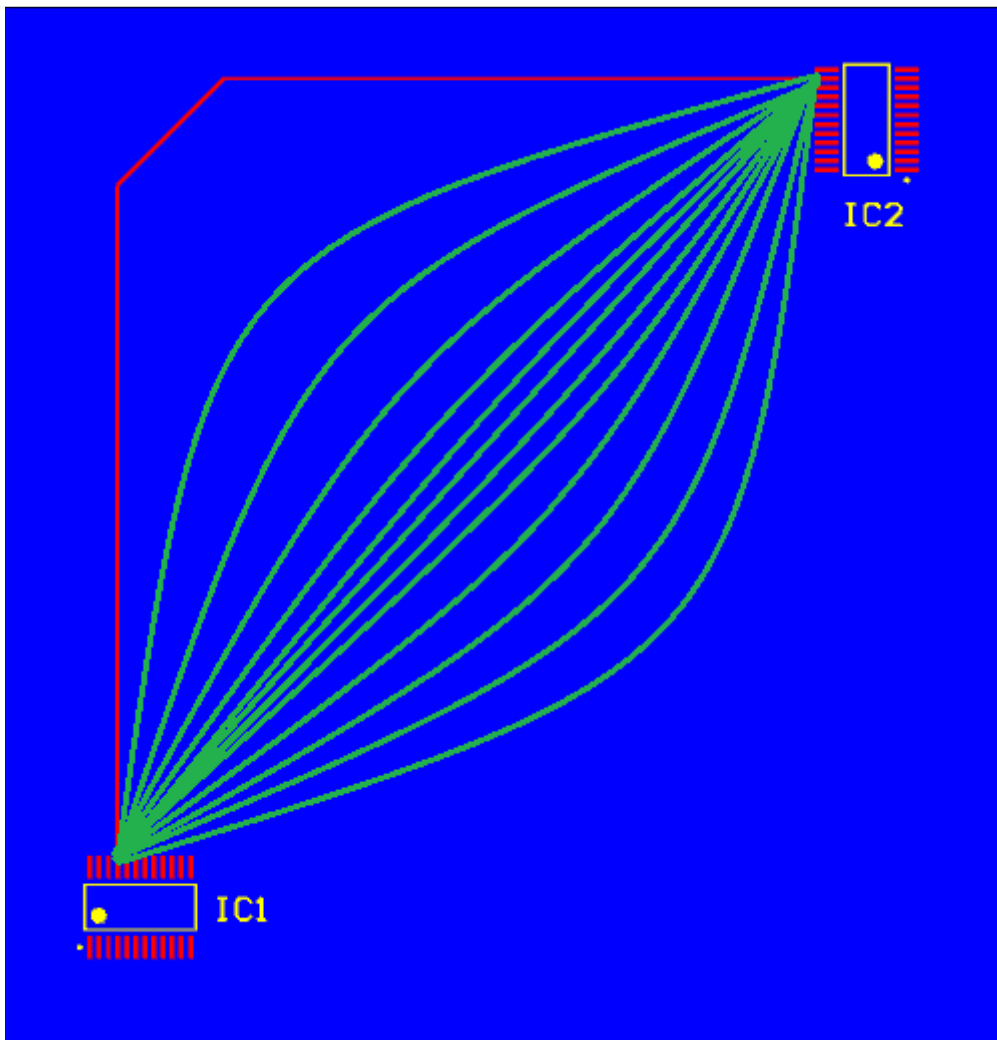


Figura 8: trilha de sinal de baixa frequência em vermelho, sua corrente de retorno em verde e, em azul, se apresenta um plano de retorno.

Você sempre tem que ter atenção para onde vai a corrente de retorno, mesmo a de baixa frequência, já que esta pode interferir em outros ICs, como na figura 9, onde CI1, CI2 e CI3 são circuitos sensíveis a ruído, como, por exemplo, os ADC.

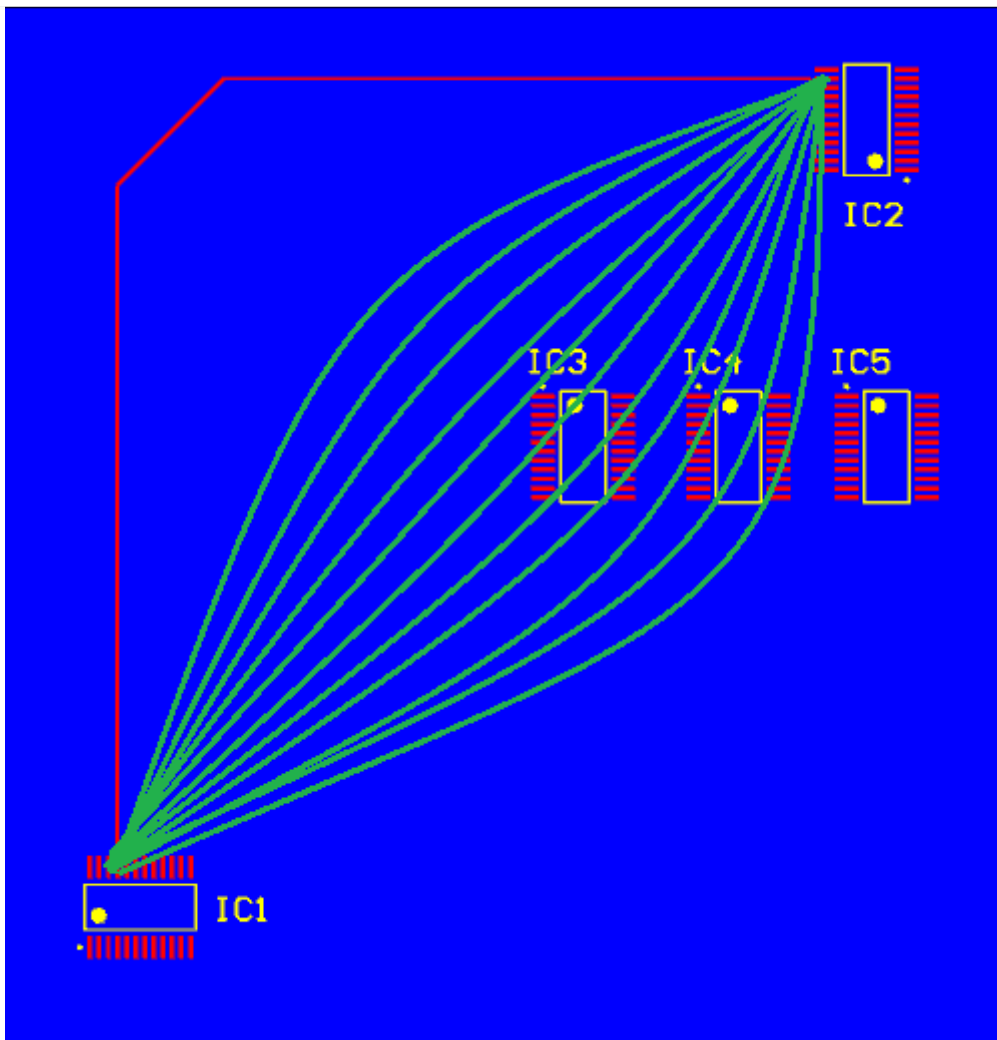


Figura 9: Problemas causados pela corrente de retorno de baixa frequência em circuitos sensíveis a ruído.

Uma forma de solucionar isto seria, por exemplo, cortar o plano de retorno para proteger os CI sensíveis, como na figura 10. Isto se deve fazer com muita precaução e cuidando para que nenhuma linha de alta frequência cruze a ruptura do plano.

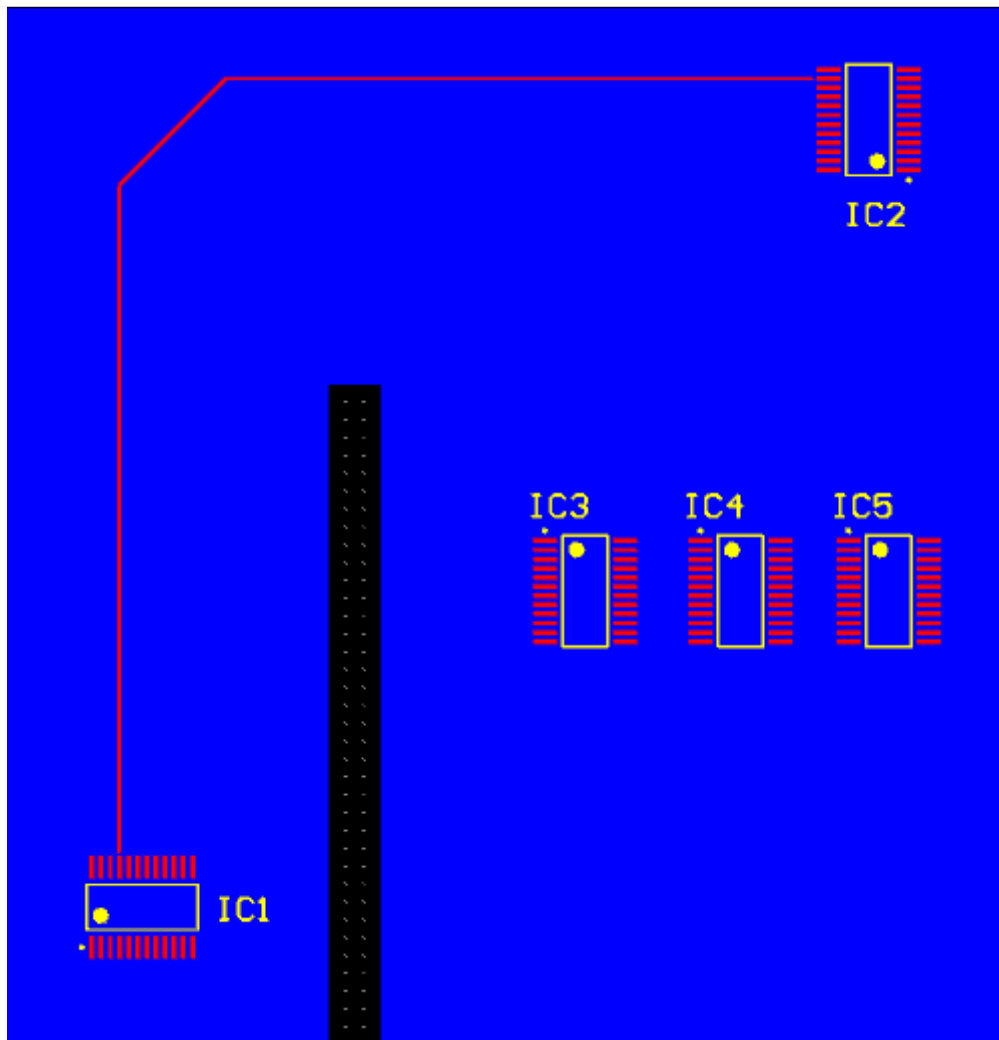


Figura 10: Ruptura do plano de retorno para proteger os CI sensíveis.

Obs: As figuras 7, 8 e 9 apresentam a corrente de retorno desde a saída do pino do sinal até a chegada do pino do sinal, mas isto é somente para apresentar a ideia, já que será mostrado mais tarde que isto não é assim: ela entra pelo pino de GND do CI ou pelo pino de power do IC.

Corrente de retorno e o crosstalk

A corrente de retorno para altas frequências viaja exatamente abaixo do sinal de ida.

Assim, se o PCB é desenhado de forma que o plano de referência esteja muito próximo

Gostou? [Junte-se à comunidade Embarcados](#)

ao sinal de ida, acontecerá um cancelamento do fluxo magnético (figura 5) nessa linha de transmissão. Portanto, essa linha produzirá uma menor EMI.

Na figura 11 se apresenta um caso de problema de *crosstalk* de um PCB de duas camadas (altura 62 mils) e distância entre as trilhas agressora e agredida de 10 mils (os demais parâmetros utilizados são parâmetros típicos).

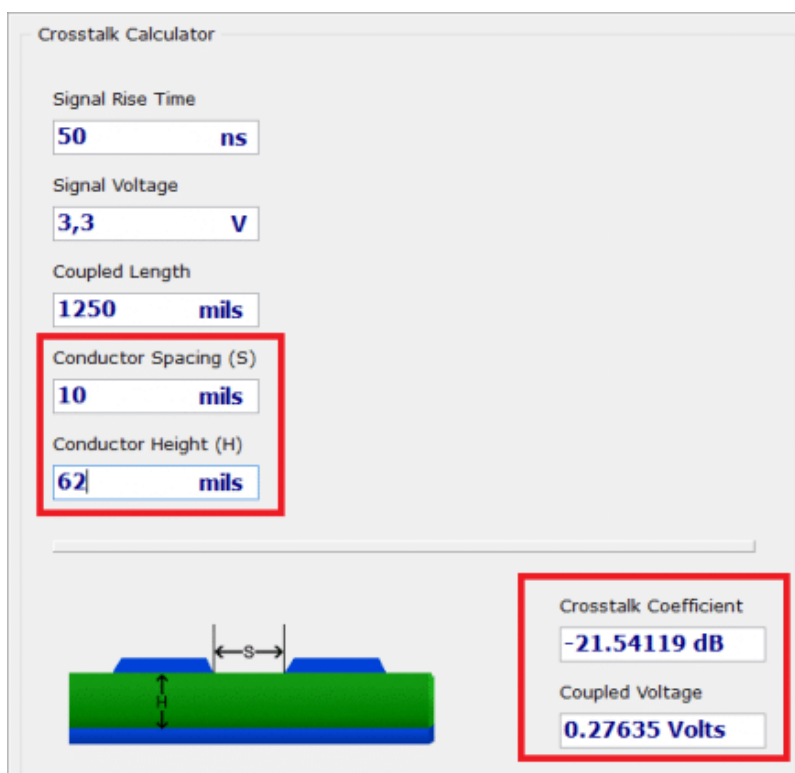


Figura 11: Problema de *crosstalk* em trilhas.

Nela pode-se olhar um *crosstalk* de 0.28[V], o qual já é bastante alto. Levando em conta que não somente se tem duas trilhas no PCB, é necessário considerar o impacto das demais trilhas, o que pode levar o *crosstalk* até 1[V] ou mais, o que, conseqüentemente, pode levá-lo a ter um ou zero lógico falso.

Para 257 8 2 374

Gostou? [Junte-se à comunidade Embarcados](#)

- Separar mais as trilhas - como na figura 12 na esquerda - onde se separou mais 60 mils as trilhas. Com isso, se obteve um *crosstalk* de 0.12[V], que é uma redução de, aproximadamente, 55%;
- Levar o plano de referência mais perto do sinal de ida e, assim, obter um cancelamento de fluxo magnético - como na figura 12 na direita - onde se diminuiu 59 mils a distância da *microstrip* e seu plano de referência (3 mils é próximo ao limite de produção dos dielétricos típicos). Com isso, se obteve um *crosstalk* de 0.02[V], o que é uma redução de, aproximadamente, 93%.

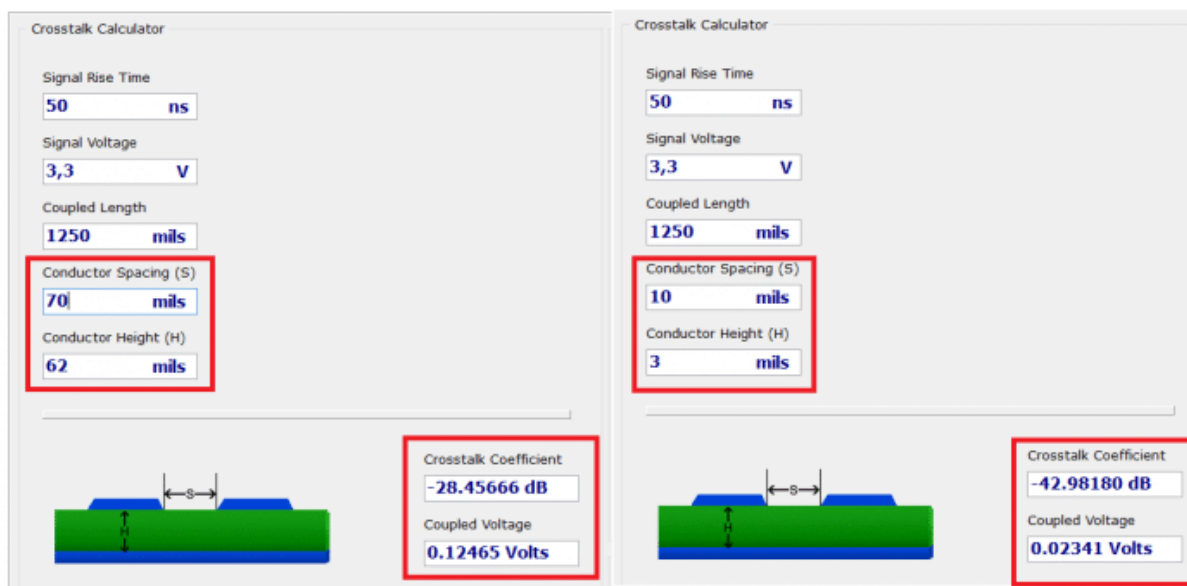


Figura 12: Separação das trilhas e seu impacto no crosstalk (esq). Separação do plano de referência e seu impacto no crosstalk (dir).

Mas o que acontece quando o *rise time* é menor?

Na figura 13 se pode observar o diagrama de olho de um sinal DQ de leitura numa memória DDR, onde se olha um *rise time* aproximado de 250ps e uma amplitude aproximada de 1.2 volts.

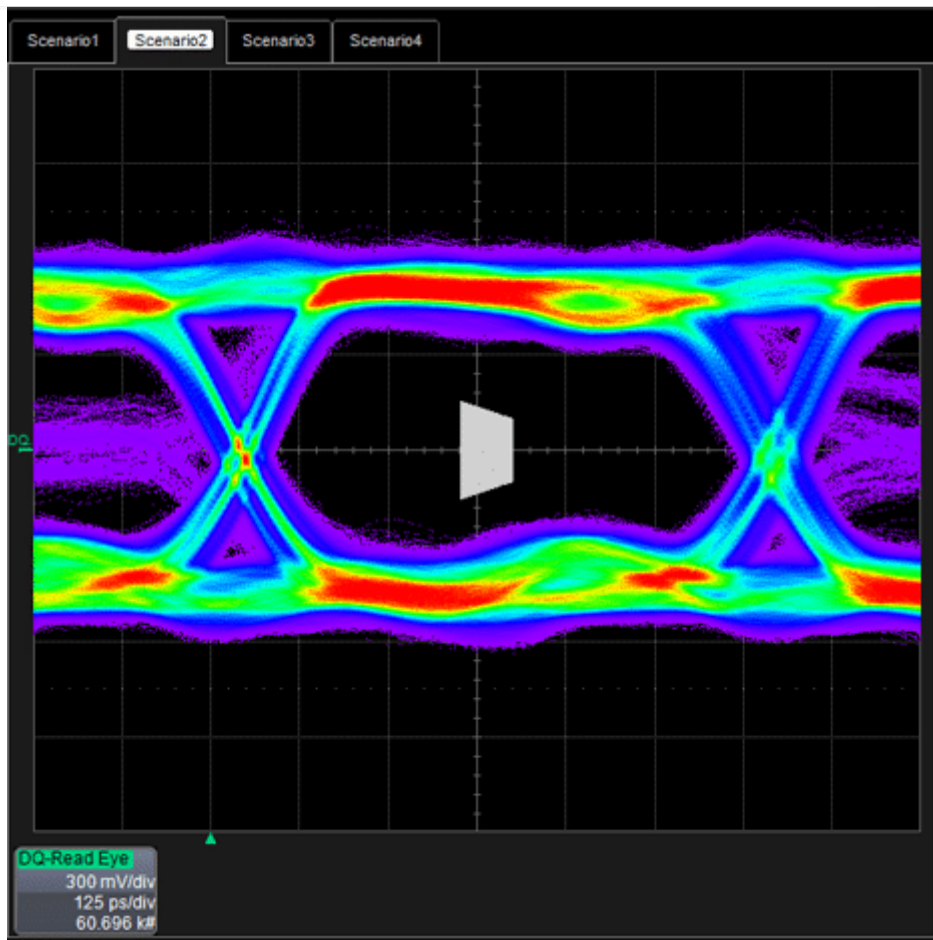


Figura 13: Diagrama de olho, sinal DQ de leitura em memória DDR3.

Fonte: <http://teledynelecroy.com/>

Na figura 14, à esquerda, pode-se olhar os resultados que se obtém com um plano de referência numa distância de 62 mils (PCB de duas camadas), uma amplitude de 1.2 volts, uma trilha numa distancia de 10 mils, onde se obtém um *crosstalk* de 1.17 volts - o qual é crítico. Na direita da figura 14, agora com uma distância com o plano de 3 mils, se obtém um *crosstalk* de 0.1 volts (obs: os sinais DQ são pares diferenciais, portanto sua análise não é tão simples, mas este exemplo é somente para demonstrar que hoje tem-se *rise time* muito baixos e o impacto que eles possuem).

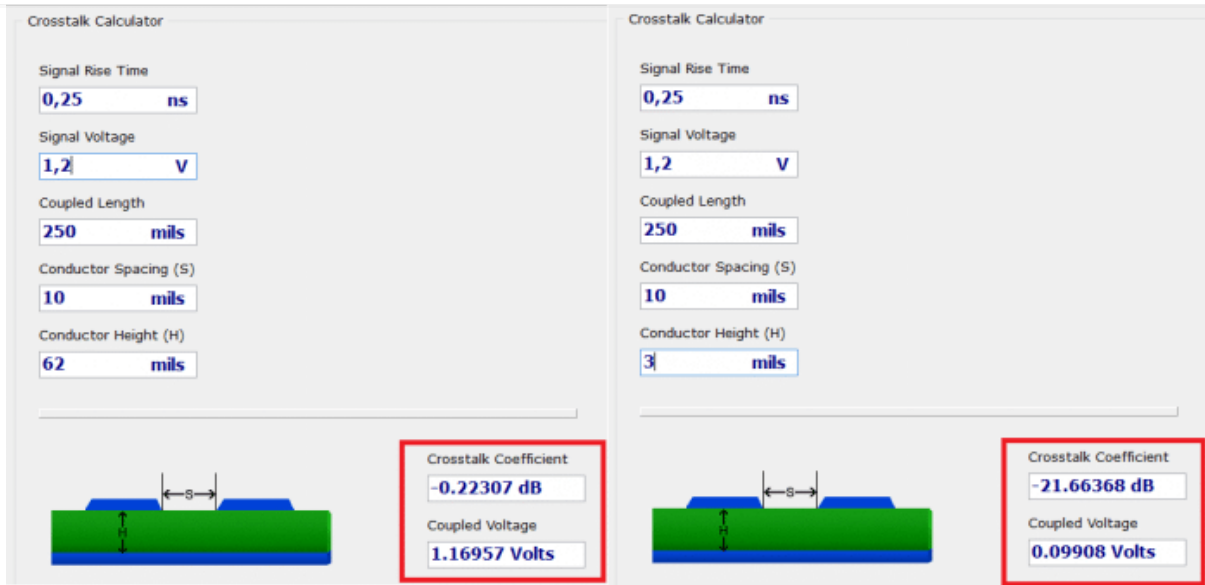


Figura 14: Contraste de crosstalk em sinal com um rise time mais baixo.

Portanto, em projetos de alta frequência, é fundamental ter o plano de referência dos sinais o mais perto possível, para assim diminuir os campos magnéticos dos mesmos, o que diminui consideravelmente o *crosstalk* entre eles.

(Obs: Além de afetar o *crosstalk* entre os sinais, se você não tem um bom cancelamento de fluxo magnético entre a corrente de ida e a de retorno, gerará uma corrente de modo comum (*common mode current*), o que levará a problemas de EMC no seu PCB - os detalhes disto escapam do alcance deste artigo).

Um grande problema que acontece no roteamento dos sinais de alta frequência é cruzar uma ruptura do plano de referência, como na figura 15.

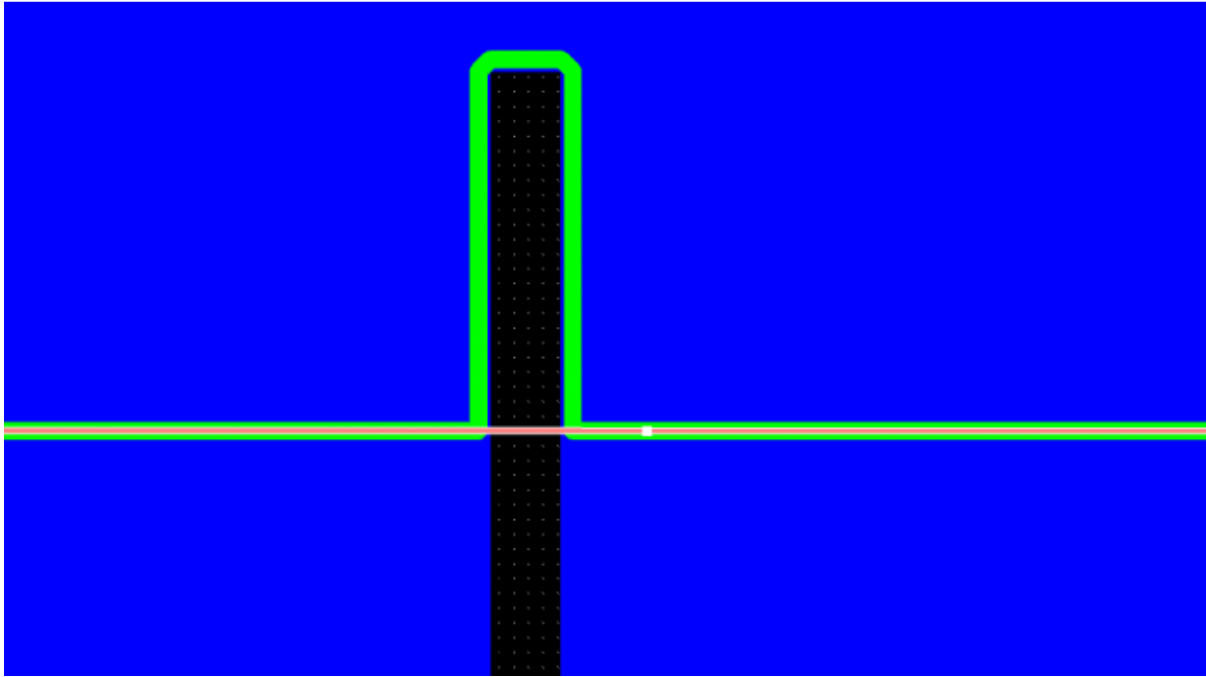


Figura 15: Ruptura do plano de referência para um sinal de alta frequência. Em vermelho, o sinal de alta frequência; em azul, o plano de referência e; em verde, a corrente de retorno.

Quando isto acontece, a corrente de retorno vai buscar o caminho de menor *loop*, contornando a ruptura do plano. Isso impede o cancelamento do fluxo entre as trilhas de ida e de retorno, o que produz uma variação na impedância nesse ponto, variação que traz consigo, além do problema de EMI, reflexões no sinal, o que é um grande problema de integridade de sinal. Se o caminho de retorno não é contínuo para muitos sinais, como na figura 16, todas as correntes de retorno vão procurar o caminho de menor impedância, fazendo a corrente de retorno dos sinais se acumular na borda da ruptura do plano e sem cancelamento de fluxo magnético, tornando as emissões do campo magnético neste contorno extremadamente grande.

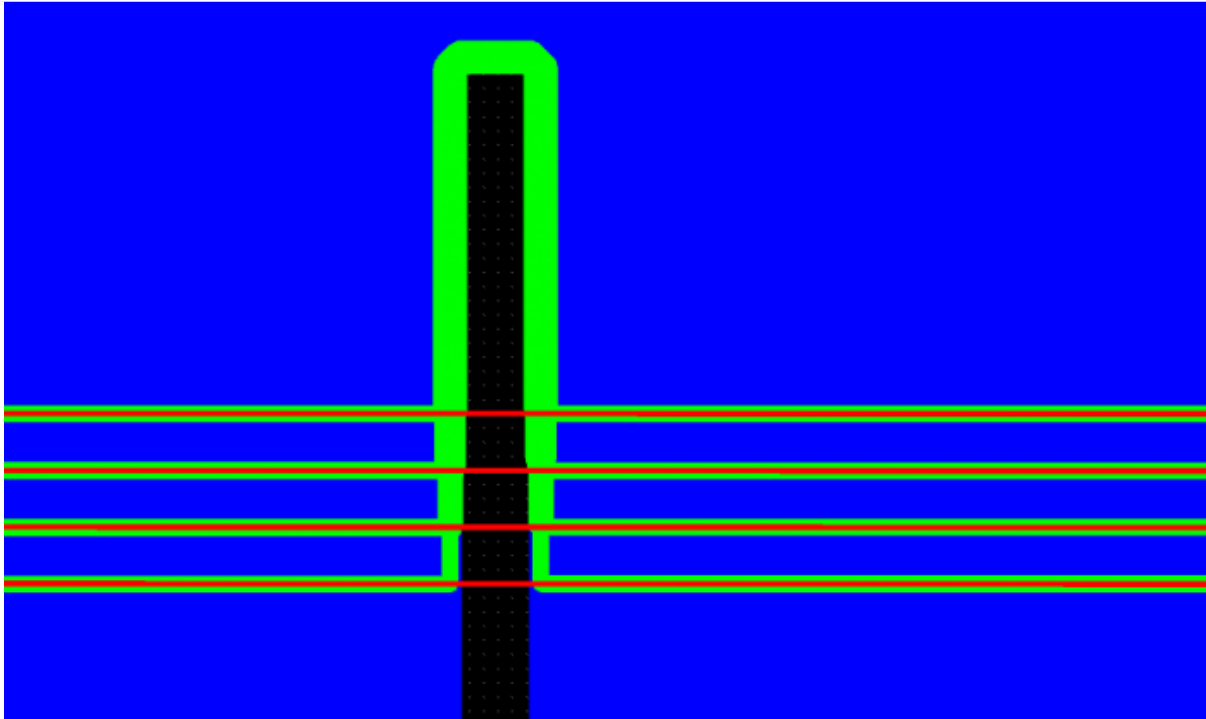


Figura 16: Ruptura do plano de referência para quatro sinais de alta frequência. Em vermelho, os sinais de alta frequência; em azul, o plano de referência e; em verde, a corrente de retorno.

Um erro típico em projetos é o mau posicionamento das vias e das trilhas de sinais, já que as vias tem uma abertura do plano de referência que chamaremos Y, o que significa que se você tem uma via de diâmetro X, o plano de referência vai ter uma abertura de tamanho $X + Y$ - e você não deve rotear suas trilhas na área entre Y e X.

Na figura 17 pode-se ver esse erro em um roteamento de uma memória DDR3 em topologia em T e, na figura 18, a forma correta de fazer o roteamento.

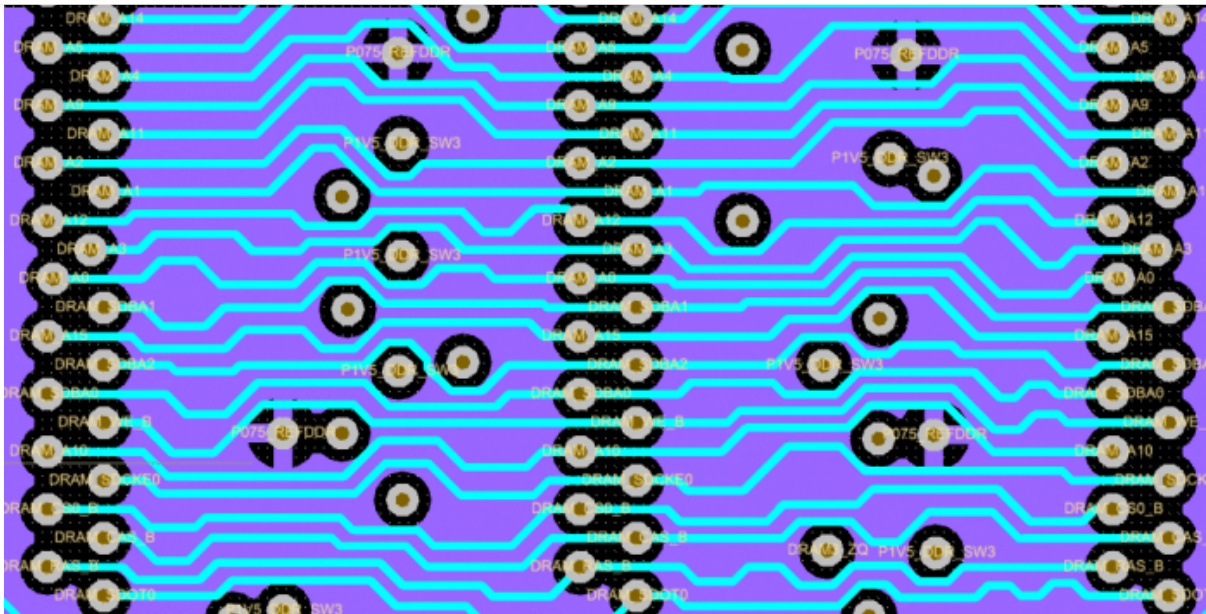


Figura 17: Problema no plano de referência de sinais críticos. Este problema é gerado pelo roteamento dos sinais sem considerar a abertura de plano das vias.

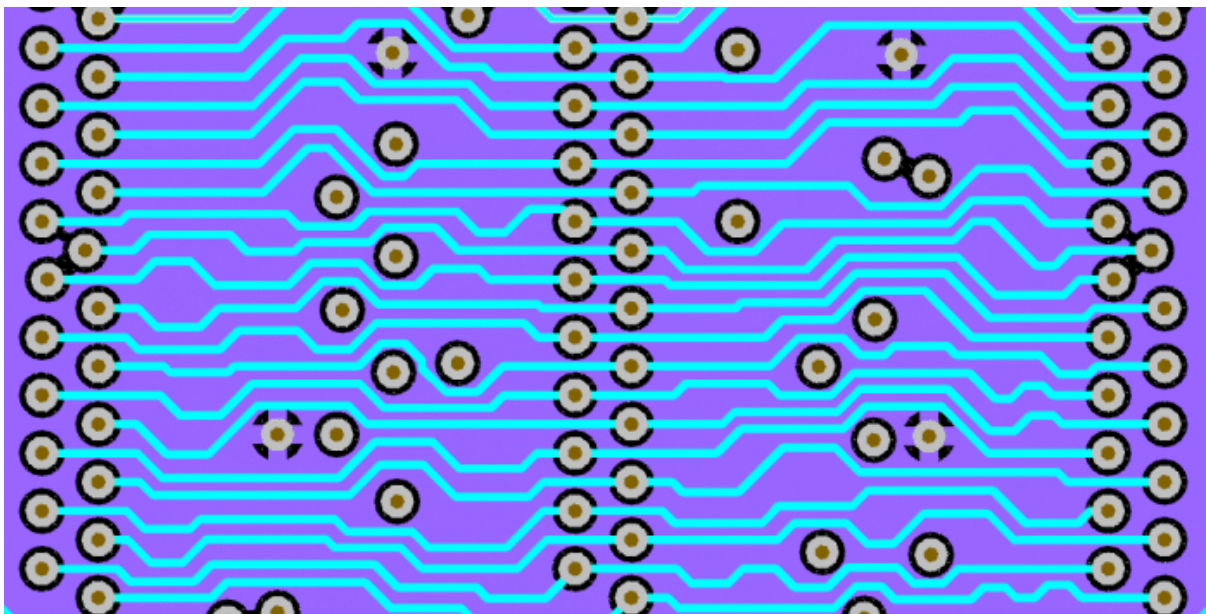


Figura 18: Roteamento dos sinais considerando a abertura de plano das vias.

Corrente de retorno e as vias nos sinais

Já sabemos que existe uma corrente de retorno em toda linha de transmissão e que, em altas frequências, essa corrente de retorno vai viajar exatamente embaixo do sinal.

Você pode se perguntar: O que acontece com a corrente de retorno quando existe uma transição de camadas por meio de uma via, como na figura 19?

Gostou? [Junte-se à comunidade Embarcados](#)

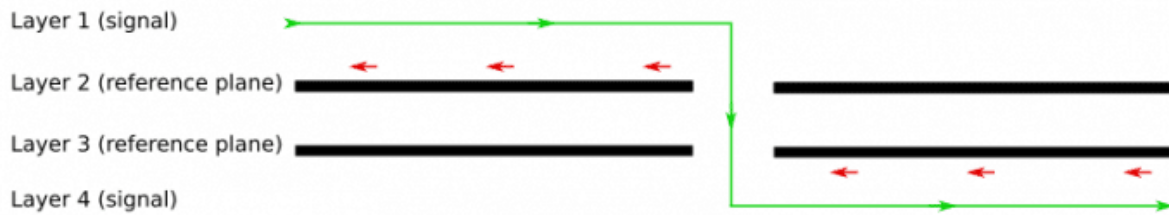


Figura 19: Utilização de vias em sinais e a corrente de retorno. Em verde, o sinal e, em vermelho, a corrente de retorno.

O sinal na camada 1 tem sua corrente de retorno na parte superior da camada 2 e, logo o mesmo sinal na camada 4 tem sua corrente de retorno na parte inferior da camada 3. Mas, como a corrente de retorno vai da camada 2 para a camada 3?

Como já se falou, pela lei de Ampere, a corrente sempre viaja em loops fechados, portanto, se a corrente não tem uma forma definida para fechar o loop, esta vai encontrar alguma forma de fechar o loop no PCB, o que vai trazer grandes problemas de EMI e EMC no PCB.

Se a camada 2 e a camada 3 estão no mesmo potencial DC, uma via unindo estas camadas, posicionada o mais perto possível da via de sinal, vai prover um caminho para a corrente de retorno.

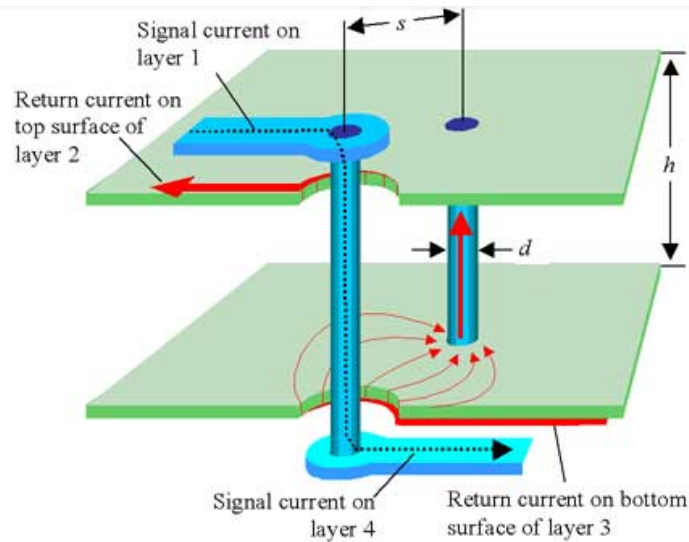


Figura 20: Utilização de via de união de plano para dar um caminho para a corrente de retorno.

Fonte: *High-Speed Signal Propagation*, Fig. 5.33, p. 353

Se a camada 2 e a camada 3 estão num potencial DC diferente:

- Se a impedância entre os planos 2 e 3 é suficientemente pequena, a corrente de retorno vai se acoplar entre um plano ou outro, por meio da “buried capacitance”;
- Se a impedância entre os planos 2 e 3 é muito alta, idealmente tem-se que adicionar um capacitor de baixa capacitância e tamanho pequeno, para unir os planos, proporcionando um caminho para a corrente de retorno.

Esta é uma das razões pelas quais, muitas vezes, se recomenda deixar as *microstrip* e as *stripline* com planos de referência só de GND, porque assim não temos que nos preocupar com o acoplamento dos planos de referência quando se utiliza uma via nos sinais. Desta forma, só é necessário se preocupar em pôr uma via de união de plano para cada via de sinal que se ocupe. Isto irá diminuir o tempo de desenvolvimento e trazer muitos benefícios de EMI e integridade de sinal no projeto, mas vai aumentar o número de camadas e, também, o preço do PCB.

Até agora sabemos que:

- Se pode ter um plano de GND ou de potência como referência para os sinais;
- Os sinais são transportados mediante *microstrip* e *stripline*;
- Os circuitos trabalham com 1 e 0 lógico, o que implica transições de 1-0 e de 0-1;
- Segundo a lei de Ampere, a corrente sempre viaja em *loops* fechados.

Com esses 4 pontos você pode imaginar que nem sempre a corrente de retorno vai ter o mesmo loop.

No primeiro caso (na figura 21) pode-se ver uma *microstrip* em referência a um plano de GND e em uma transição de 1 a 0.

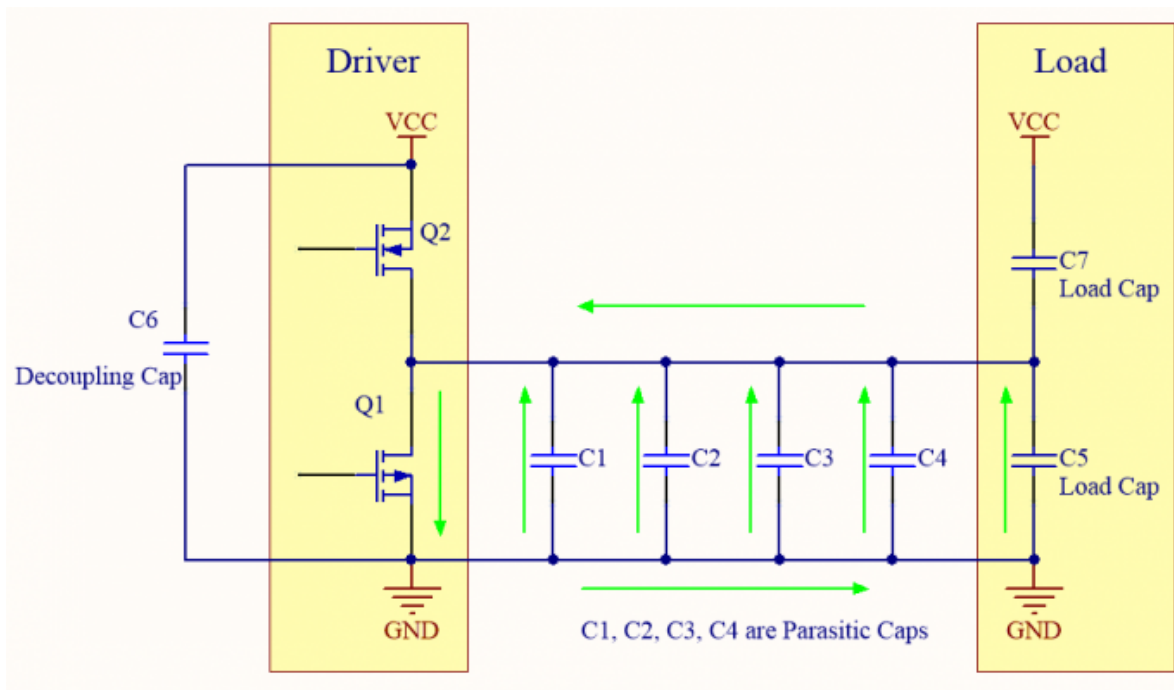


Figura 21: Corrente de retorno para uma microstrip, com GND de referência e em uma transição de 1-0.

Aqui, facilmente, pode-se ver que a corrente fecha seu loop por meio de Q1. A fonte da corrente, neste caso, é o capacitor da carga e os capacitores parasitas da linha (o *driver* é somente um *switch*).

Por outro lado, na figura 22, pode-se ver uma *microstrip* em referência a um plano de GND e em uma transição de 0 a 1.

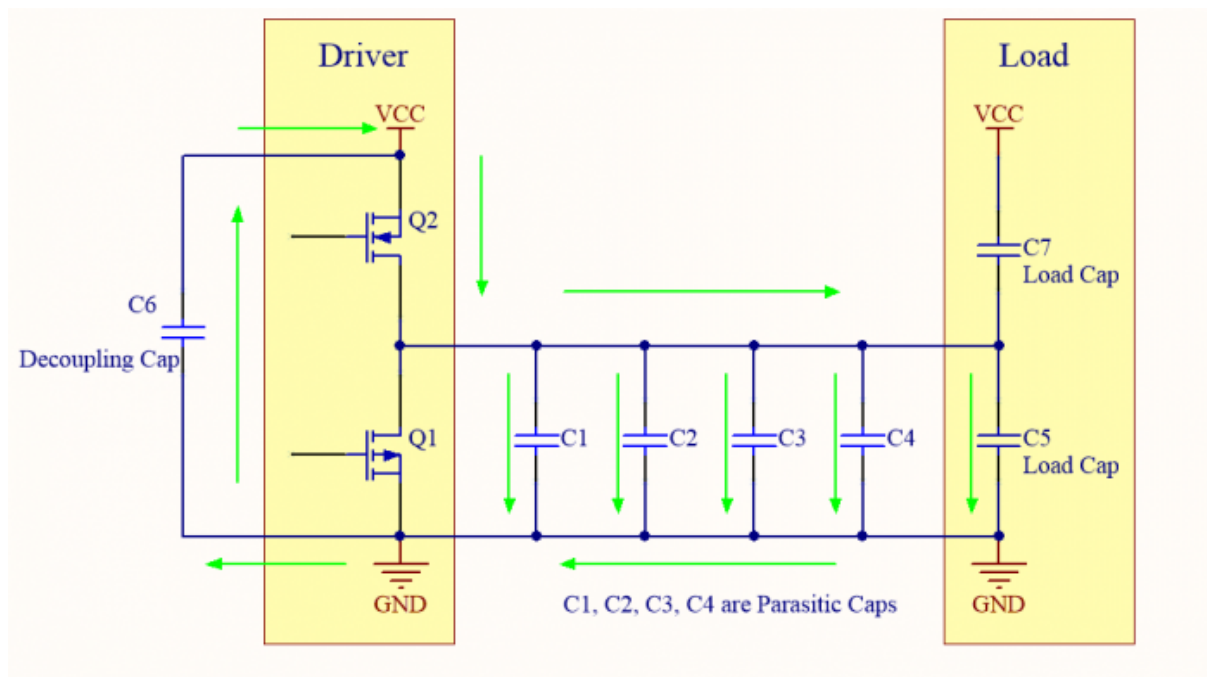


Figura 22: Corrente de retorno para uma microstrip, com GND de referência e em uma transição de 0-1.

Para que seja uma transição de 0-1, o *driver* tem que injetar a corrente por meio de Q2, mas o *driver* somente é um *switch*. A fonte de corrente para essa transição é o capacitor de desacoplamento. Pela lei de Ampere, a corrente SEMPRE viaja em *loops* fechados, o plano de referência é GND, então, a corrente de retorno viaja por GND por meio dos capacitores parasitas da linha (C1, C2, C3, C4) e o capacitor da carga. Esta corrente AC tem que voltar de alguma forma ao transistor Q2 e, essa forma, é através do capacitor de desacoplamento!

Nos artigos anteriores (Capacitores de desacoplamento em Roteamento e posicionamento dos capacitores de desacoplamento em projetos de Embarcados) Gostou? Junte-se à comunidade Embarcados

alta frequência) falei sobre a principal função dos capacitores de desacoplamento em alta frequência, que é a filtragem do ruído. Bom... isto não era completamente certo, já que uma função igual ou mais importante dos capacitores de desacoplamento é prover um caminho de baixa impedância para a corrente de retorno. Como falou-se nos artigos anteriores, os capacitores de desacoplamento têm sua ESL, fazendo com que seu funcionamento não seja o de um capacitor ideal, portanto, para frequências muito altas, o capacitor não vai funcionar em sua parte capacitiva. Nestes casos, tem-se que trabalhar com capacitores em paralelo para ter um bom acoplamento capacitivo entre os planos.

Um erro comum, para alguns engenheiros, é não colocar capacitores de desacoplamento para alguns CIs, justificando que esses CIs são alimentados por LDO (fontes de alimentação de baixo ruído). Mas a corrente de retorno dos sinais destes CIs vai procurar alguma forma de fechar o *loop*, forma que, provavelmente, vai trazer grandes problemas de EMI e EMC no PCB. Somado a isto, tal erro pode causar problemas na PDN (*power distribution network*) - assunto dos próximos artigos.

Por outro lado, o que acontece com a corrente de retorno se temos uma *microstrip* mas com um plano de referência VCC?

Na figura 23, pode-se ver o que acontece nesta linha com uma transição de 0-1, onde a corrente é proporcionada pelos capacitores parasitas e o capacitor da carga.

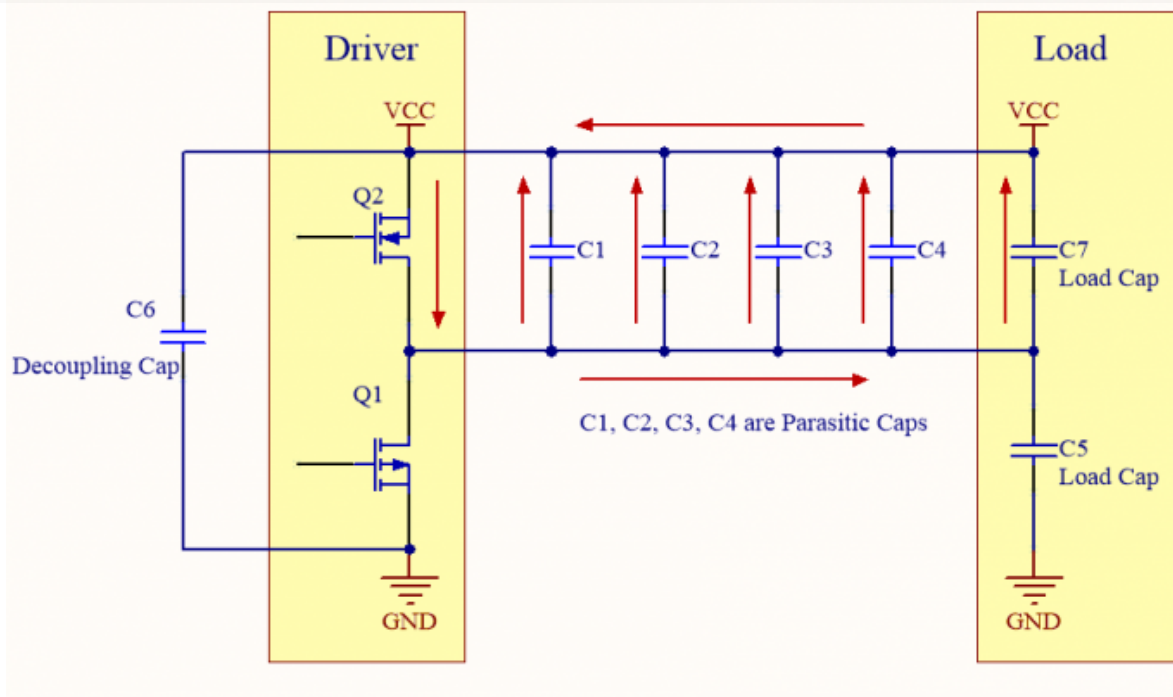


Figura 23: Corrente de retorno para uma microstrip, com um plano de potência como referência e em uma transição de 0-1.

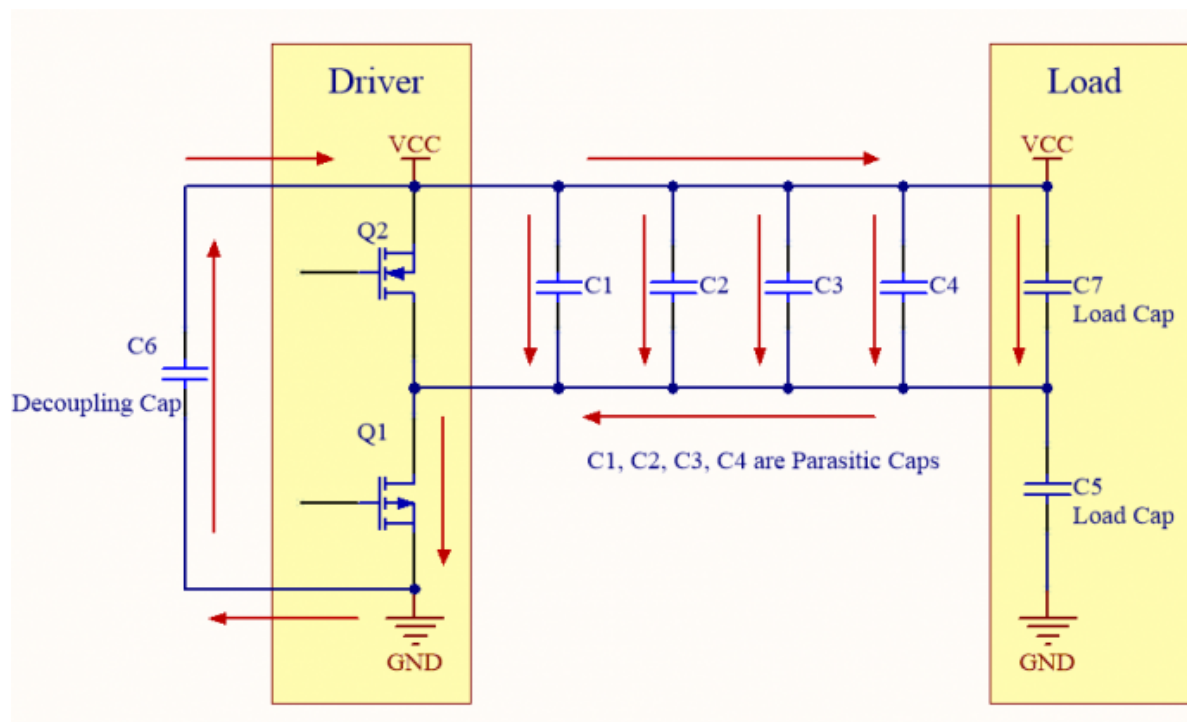


Figura 24: Corrente de retorno para uma microstrip, com um plano de potência como referência e em uma transição de 1-0.

Na figura 24 pode-se olhar que, novamente, a corrente é proporcionada pelo capacitor de desacoplamento.

Assim, cada vez que se tem uma transição de 0-1, é necessário injetar corrente na linha (a linha é a trilha conectada entre Q1 e Q2) e, a partir de isso, você pode facilmente pensar o *loop* da corrente e quem proporciona essa corrente. O contrário ocorre com a transição de 1-0, onde entra corrente na linha em direção a GND.

Para o caso de uma *stripline* conectada entre planos de GND e potência, em uma transição de 0-1, como pode-se ver na figura 25, e a transição 1-0, na figura 26.

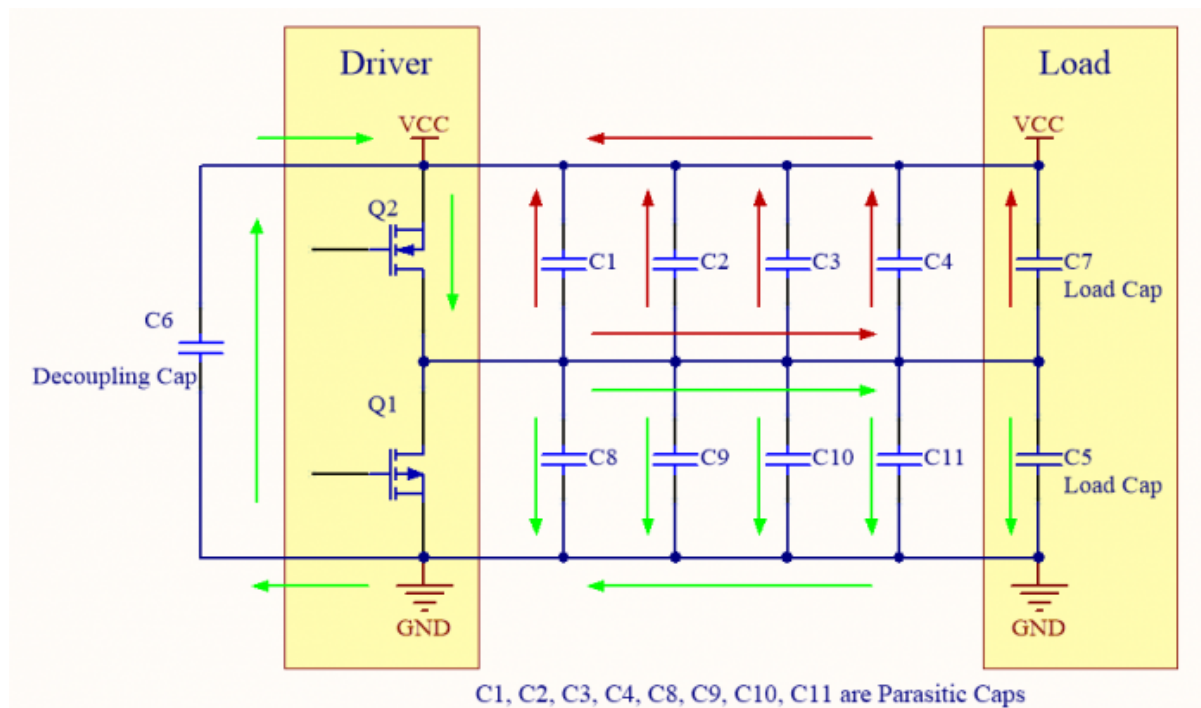


Figura 25: Corrente de retorno para uma stripline, com um plano de potência e um plano de GND como referência e em uma transição de 0-1.

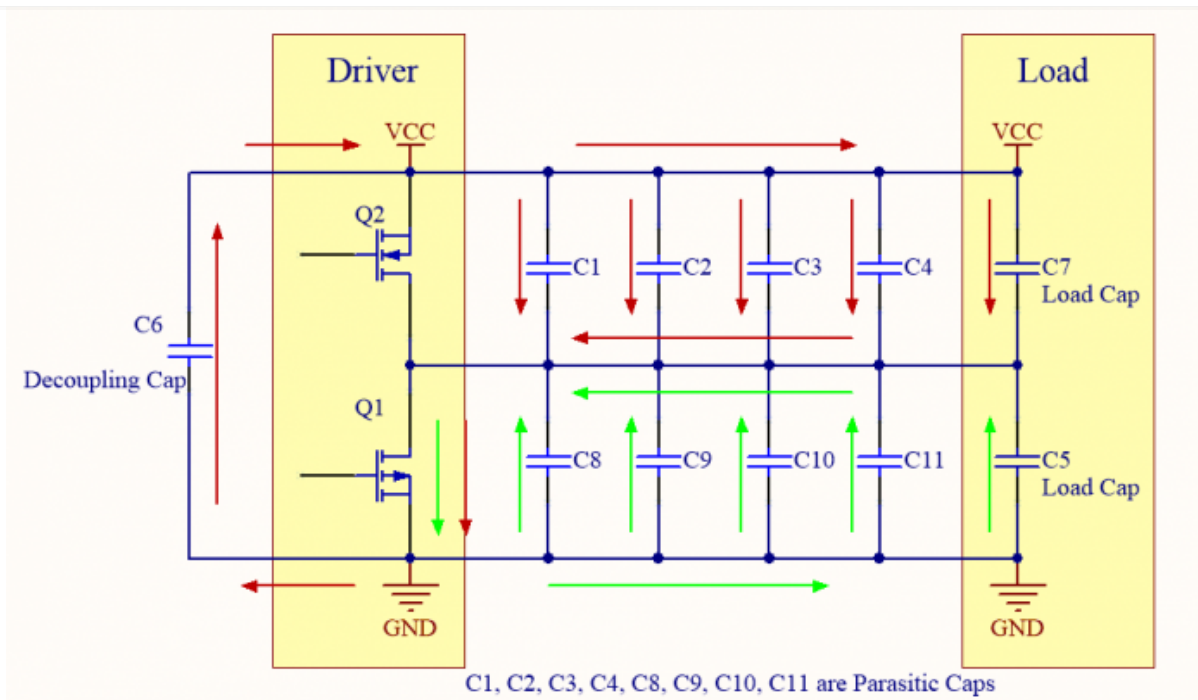


Figura 26: Corrente de retorno para uma stripline, com um plano de potência e um plano de GND como referência e em uma transição de 1-0.

Em ambos a corrente vem do capacitor de desacoplamento, das capacitâncias parasitas e da carga.

Para os casos das *stripline* referenciadas com dois planos de GND ou dois planos de potência, é exatamente o mesmo que uma *microstrip*, mas a corrente de retorno se repartirá entre os dois planos de referência, e o plano que estiver mais perto do sinal no *stackup* vai ser o plano que levará mais corrente.

Resumo

Nos projetos de alta frequência, um dos pontos mais importantes é pensar: **“O que está acontecendo com a corrente de retorno?”** Ela pode trazer problemas de EMI, *crosstalk*, integridade de sinal e EMC. A seguir, se apresentam alguns pontos

Gostou? [Junte-se à comunidade Embarcados](#)