



**Universidade Federal de Uberlândia
Engenharia Eletrônica e de Telecomunicações**

**– Capítulo 4 –
Conversores AD e DA**

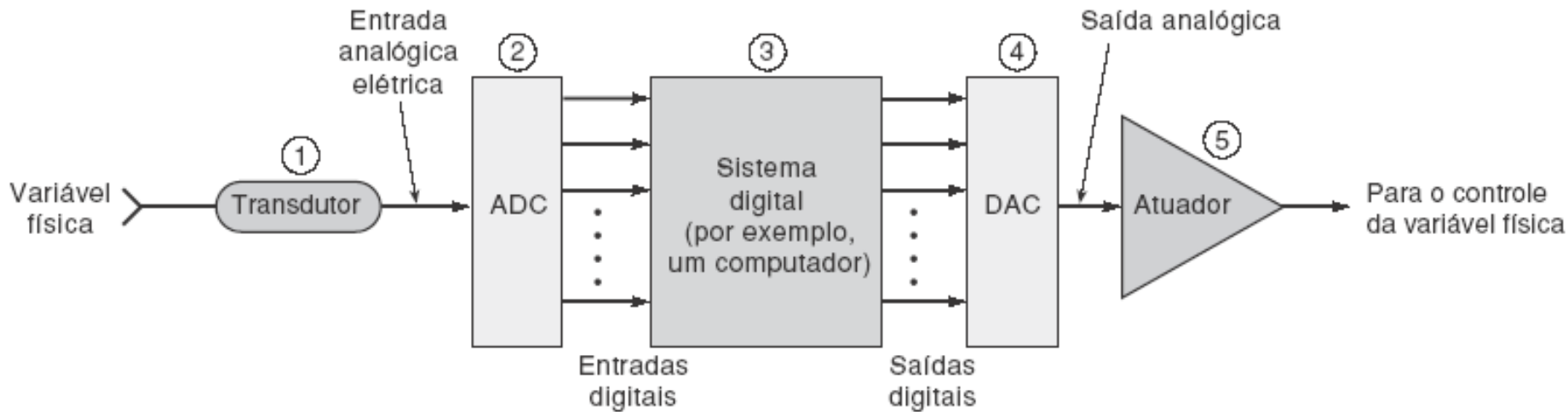
Prof. Alan Petrônio Pinheiro

Conteúdo

- Processamento de quantidades digitais e analógicas
- Conversão Digital-Analógico – DA
 - Circuitos conversores D/A
- Conversão Analógico-Digital – AD
 - AD de rampa digital
 - Aquisição de dados
 - ADC de aproximações sucessivas
 - ADC flash
 - Circuitos S/H
 - Multiplexação
- Processamento digital de sinais

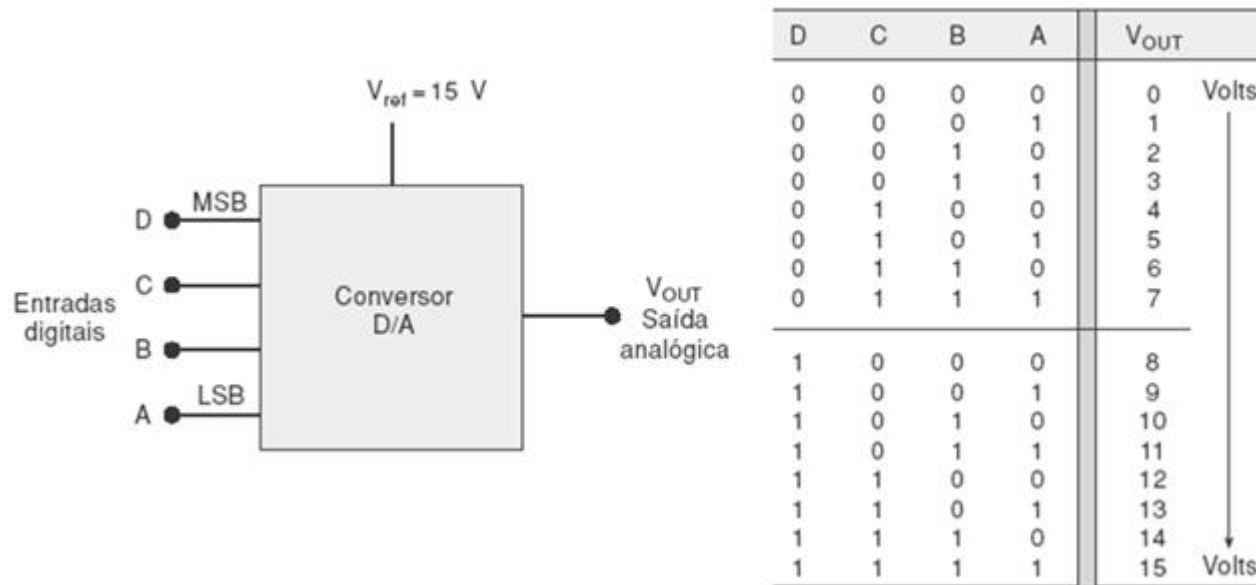


Processamento da informação



Conversão DA

- Sinal digital convertido proporcionalmente em tensão ou corrente

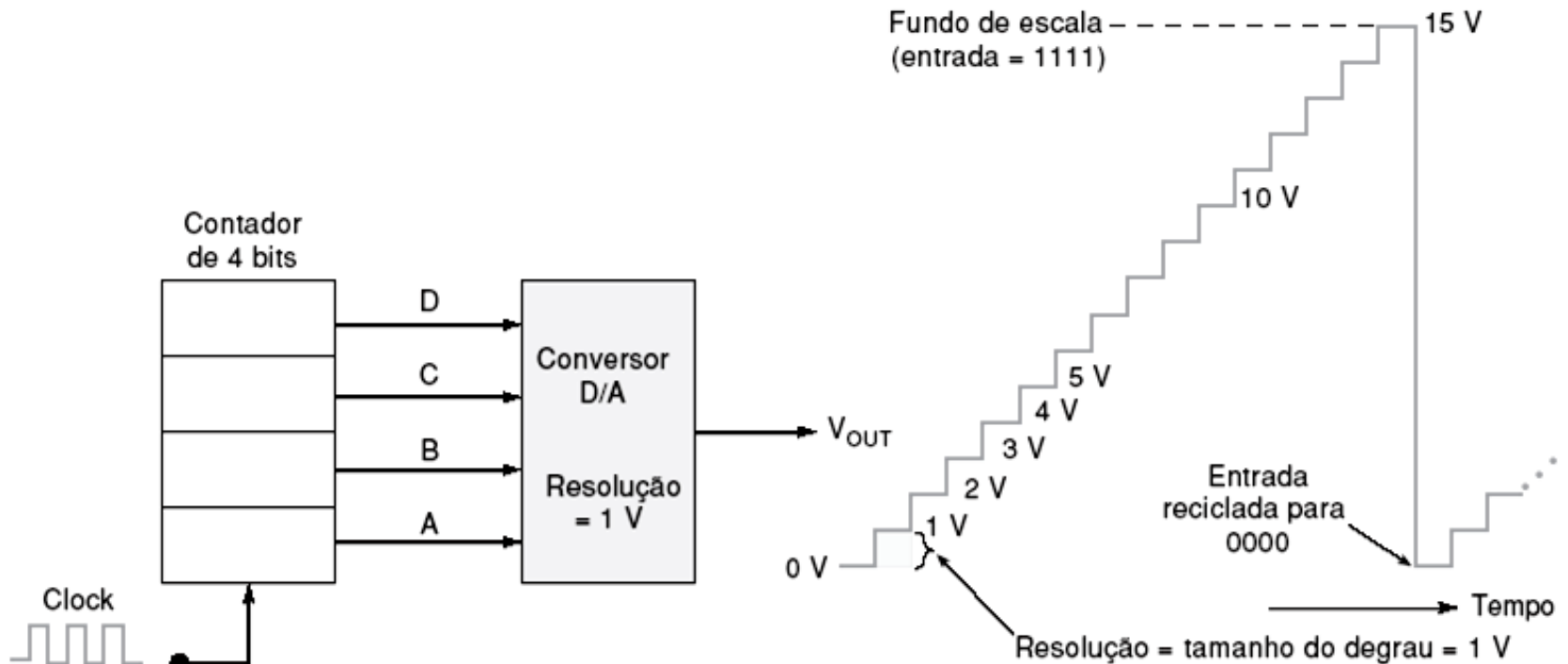


- Entrada de tensão de referência:
 - **FUNDO DE ESCALA** (valor máximo que o DA gera)

- Saída “analógica”
- “Pesos de tensão”

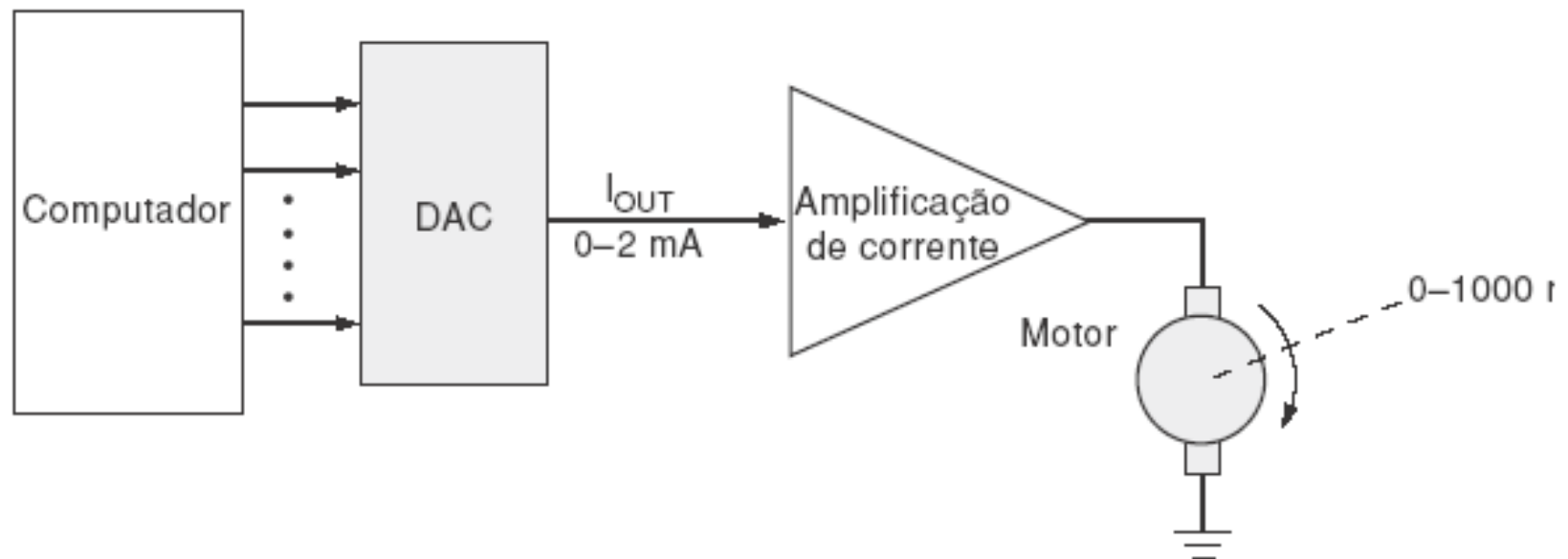
<i>D</i>	<i>C</i>	<i>B</i>	<i>A</i>		V_{OUT} (V)
0	0	0	1	→	1
0	0	1	0	→	2
0	1	0	0	→	4
1	0	0	0	→	8

- Resolução do conversor
 - Menor variação que ocorre na saída
 - Igual ao LSB
 - Também conhecida como “tamanho do degrau”



- Resolução (K) = $\frac{A_{fs}}{(2^n - 1)}$
- $V_{out} = K \times Valor_{DIGITAL}$
- Resolução percentual: $\frac{\text{tamanho degrau(resolução)}}{\text{fundo escala}} \cdot 100\%$
 - Expressão alternativa: $(2^N - 1)^{-1} \cdot 100\%$
 - Exemplo: $(1V/15V) \cdot 100 = 6,67\%$

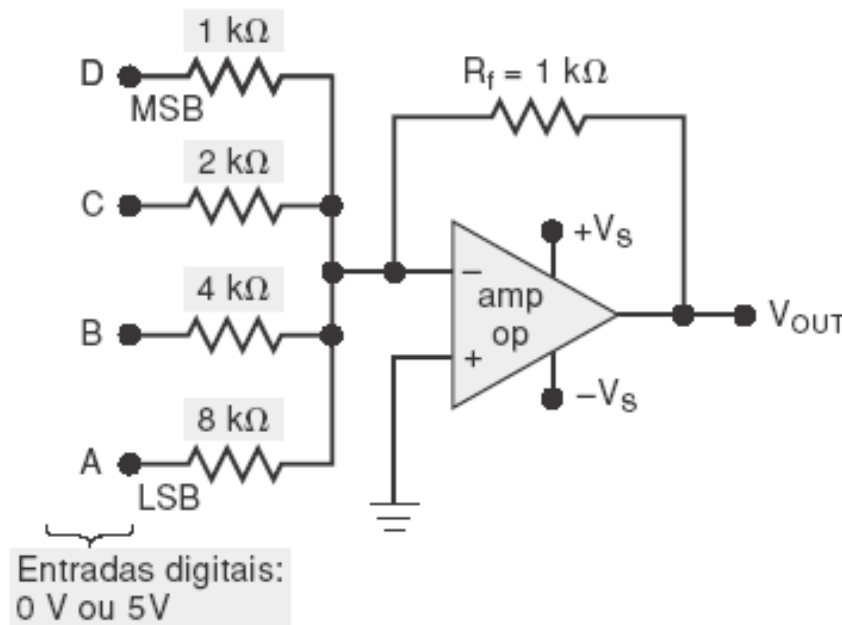
- Exemplo: A figura abaixo mostra um computador controlando a velocidade de um motor. A corrente analógica de 0 a 2mA do DAC é amplificada para produzir velocidade no motor de 0 a 1000 rpm. Quantos bits deveriam ser usados se o computador fosse capaz de reproduzir uma velocidade no motor que estivesse, no máximo, a 2 rpm da velocidade desejada ?



Circuitos DA

- Soma ponderada de tensões

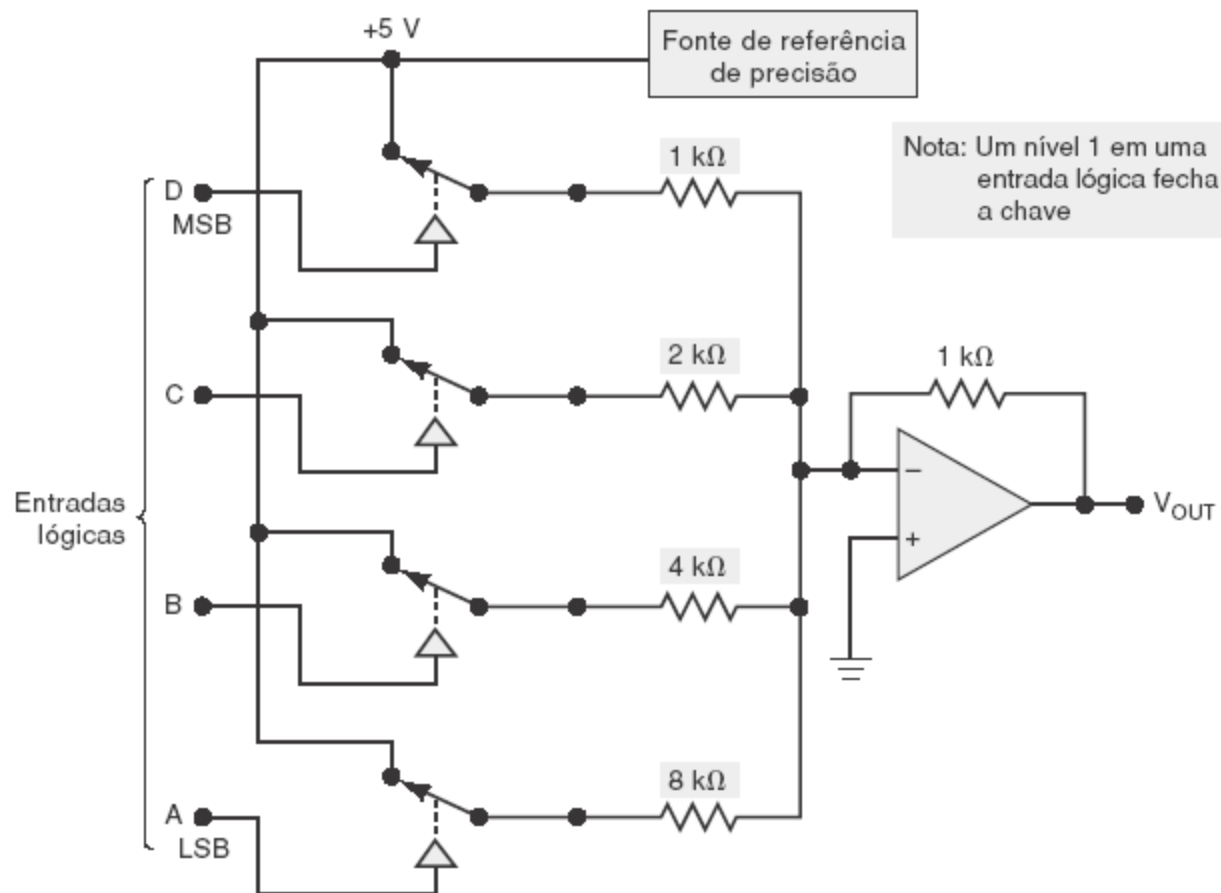
$$- V_{out} = -(V_D + 1/2V_C + 1/4V_B + 1/8V_A)$$



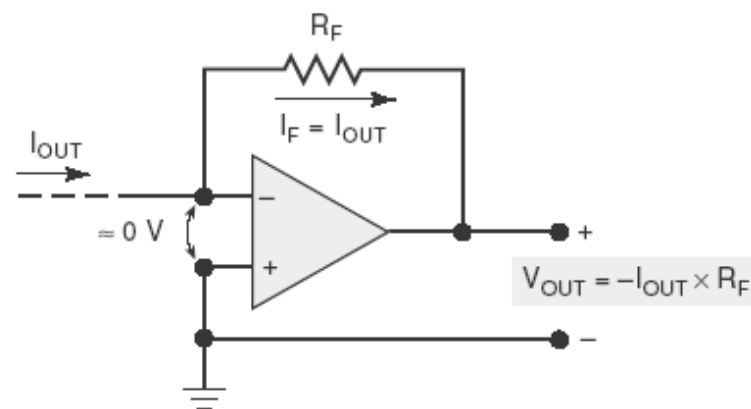
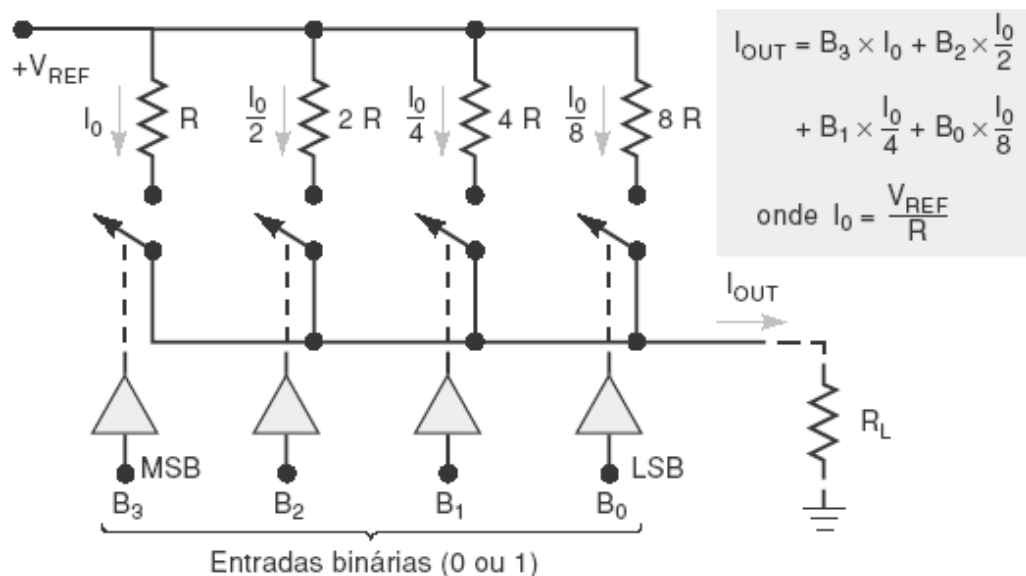
D	C	B	A	V_{OUT} (volts)
0	0	0	0	0
0	0	0	1	-0,625 ← LSB
0	0	1	0	-1,250
0	0	1	1	-1,875
0	1	0	0	-2,500
0	1	0	1	-3,125
0	1	1	0	-3,750
0	1	1	1	-4,375
1	0	0	0	-5,000
1	0	0	1	-5,625
1	0	1	0	-6,250
1	0	1	1	-6,875
1	1	0	0	-7,500
1	1	0	1	-8,125
1	1	1	0	-8,750
1	1	1	1	-9,375 ← Fundo de escala

• Problemas potenciais

- Precisão resistor
- Potência 2
- Níveis de tensão de entrada precisos

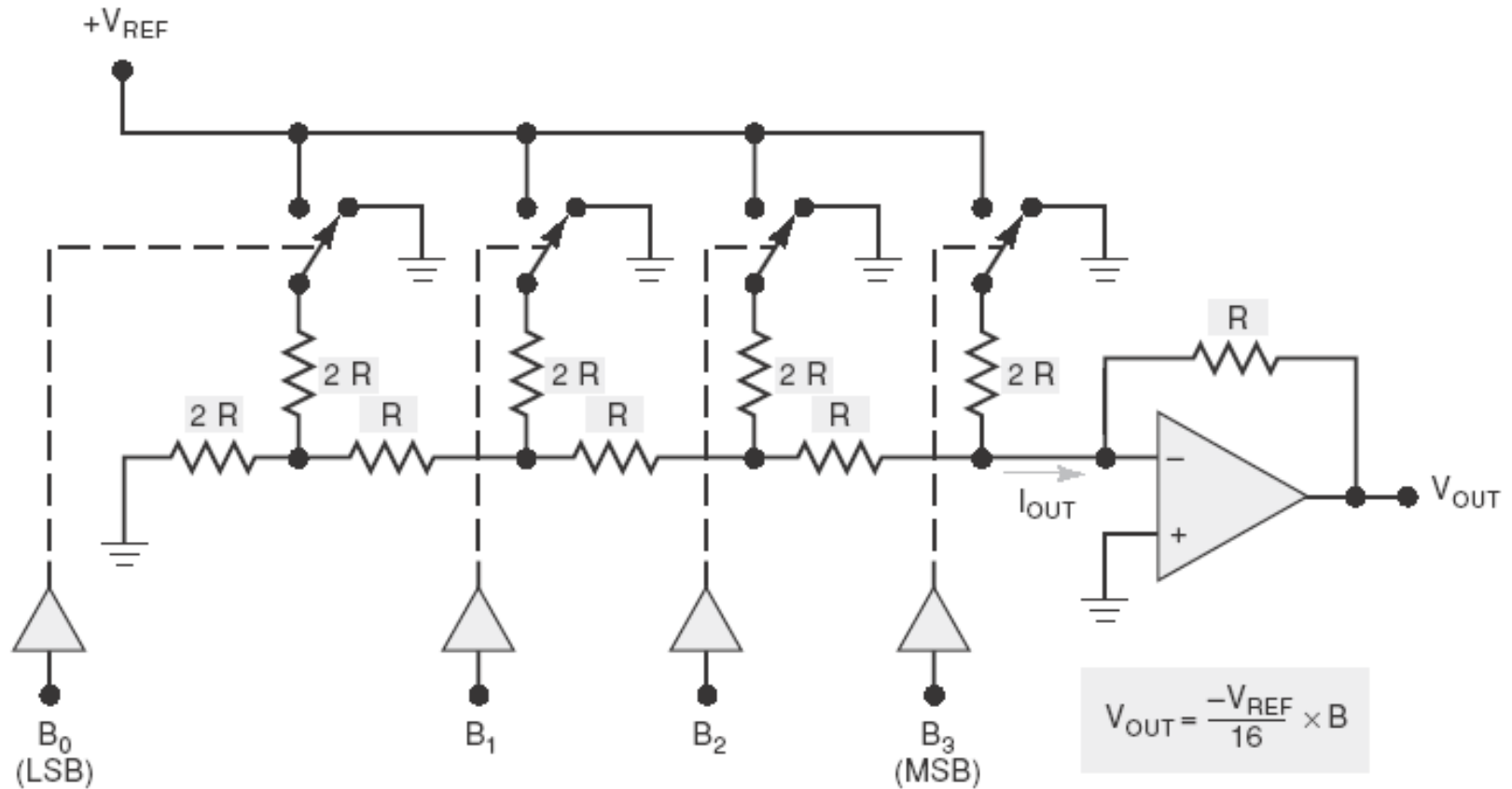


- DAC com saída em corrente
 - Carga R_L menor que R para não interferir



- Rede R-2R

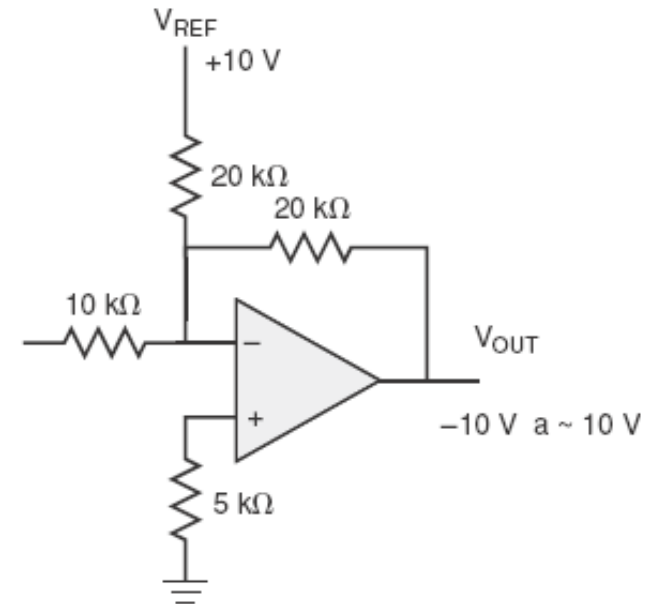
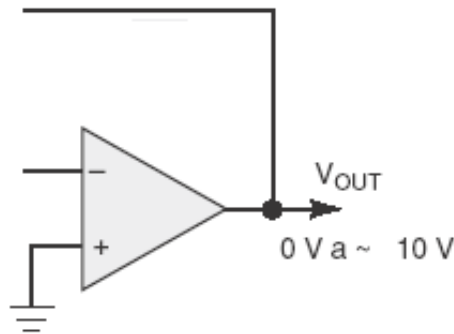
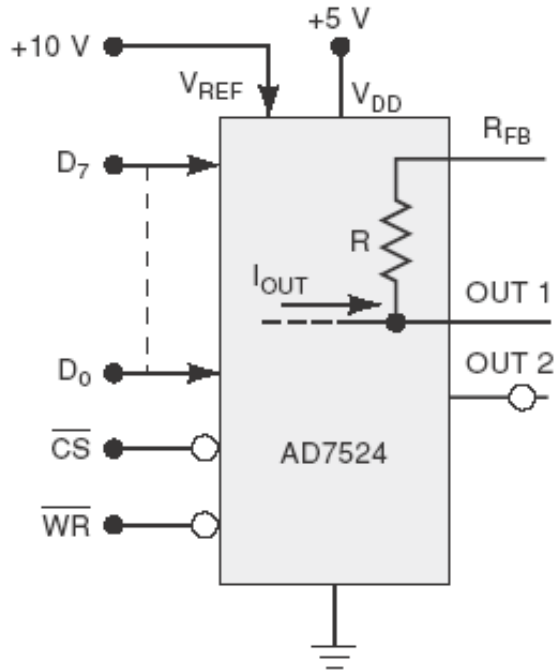
- Só 2 tipos de resistências com valores próximos



- Especificação de DAC's:
 - Resolução: número de bits
 - Precisão
 - Erro de fundo de escala/erro linearidade:
 - Exemplo: $\pm 0,01\% \times F_s$
 - Diferença entre o valor esperado
 - Exemplo: um determinado DAC de 8 bits tem uma saída de fundo de escala de 2mA e um erro de fundo de escala de $\pm 0,5\%$ F.S. Qual a faixa de saídas possíveis para uma entrada de 10000000?
 - Erro de offset
 - $O_{(b)} = 0V$

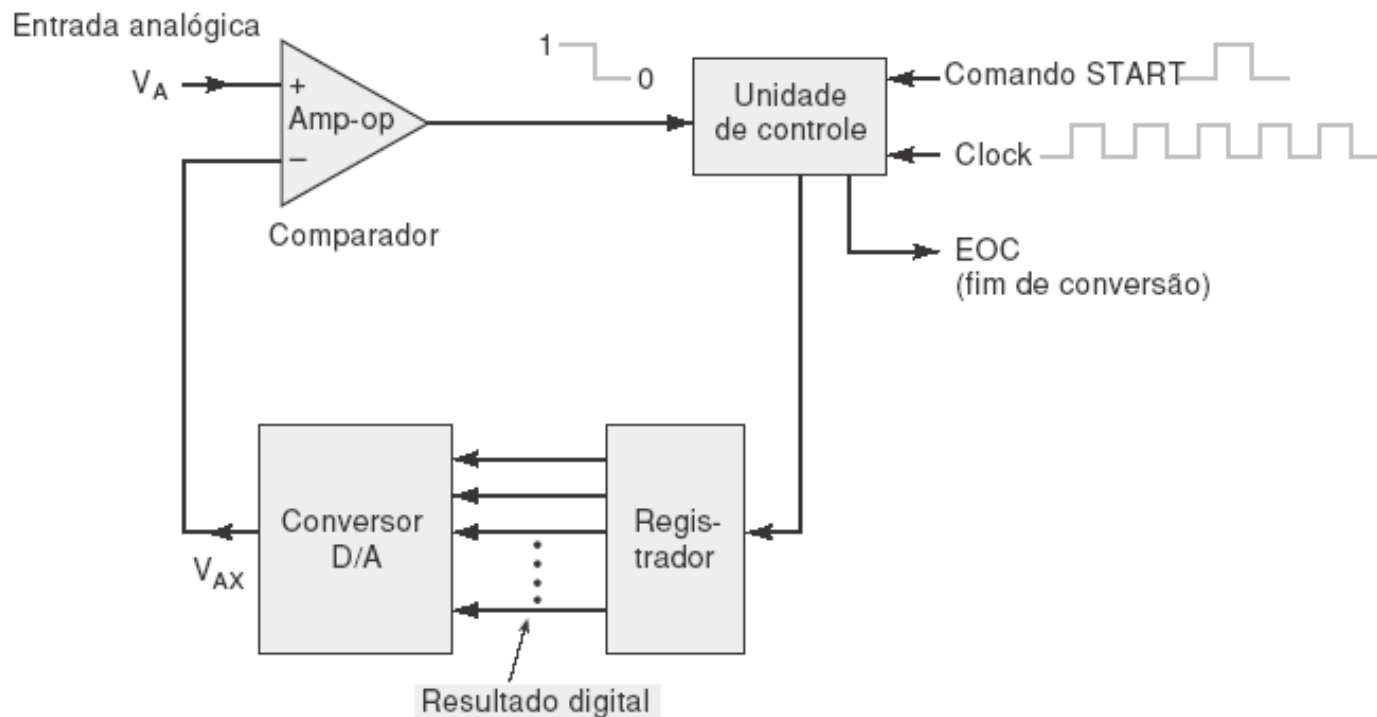


- Circuito: AD7524
 - Outro modelo: DAC0808 ou 0800



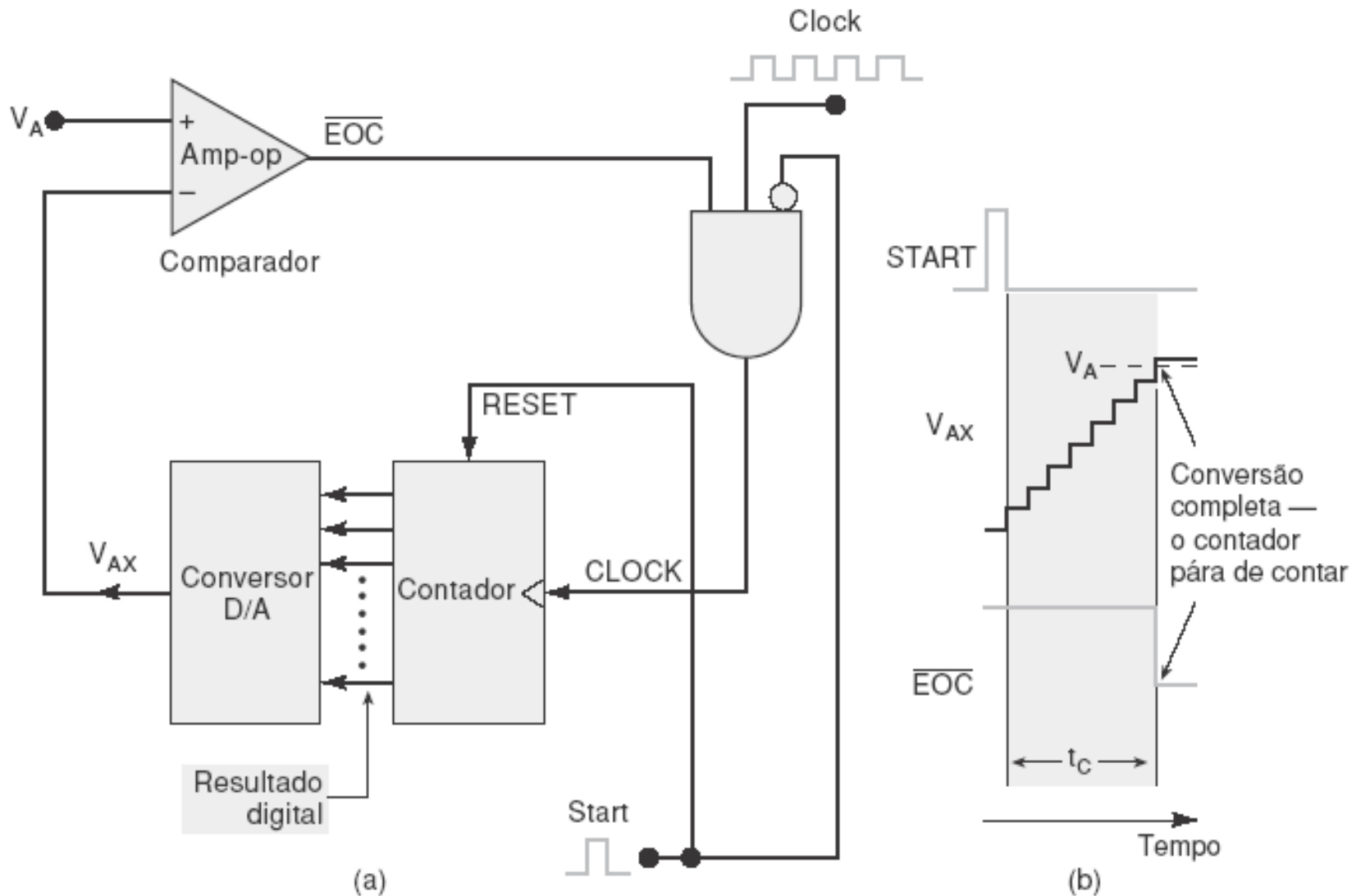
Conversão AD

- Conversor básico:
 - A) START inicia a operação
 - B) Unidade Controle incrementa valor no registrador
 - C) O número é convertido em analógico (V_{AX})
 - D) Saída do comparador vai a zero gerando sinal EOC



- ADC de rampa digital:

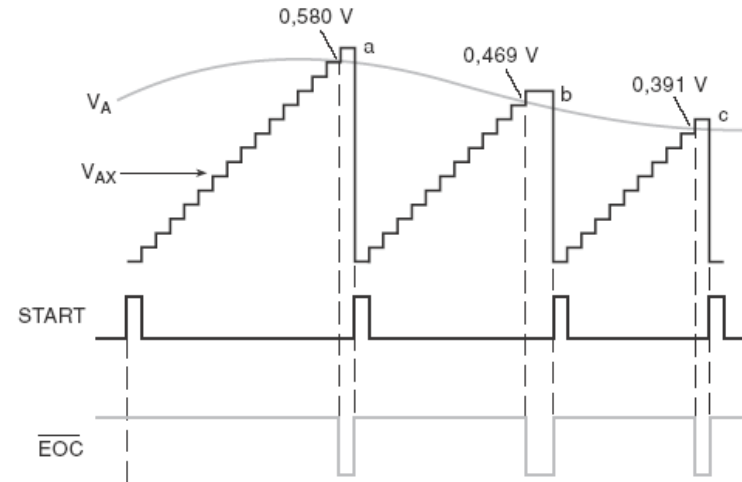
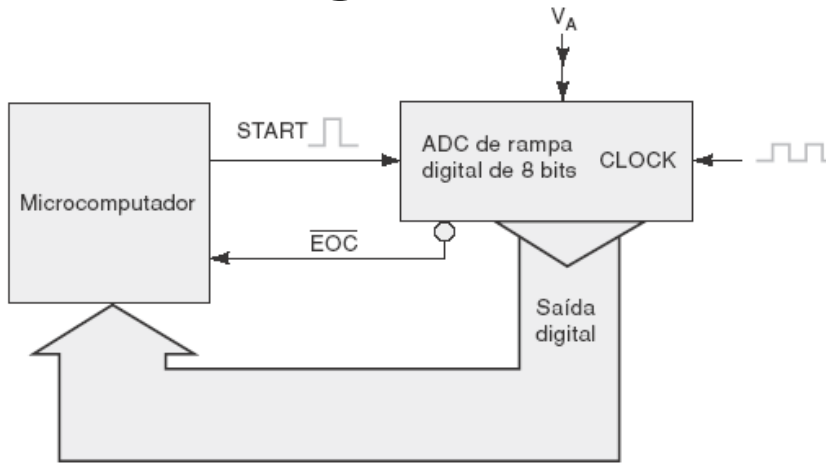
- Para que $EOC = 0$, temos que $V_{AX} \geq V_A + V_T$
- Erro de quantização



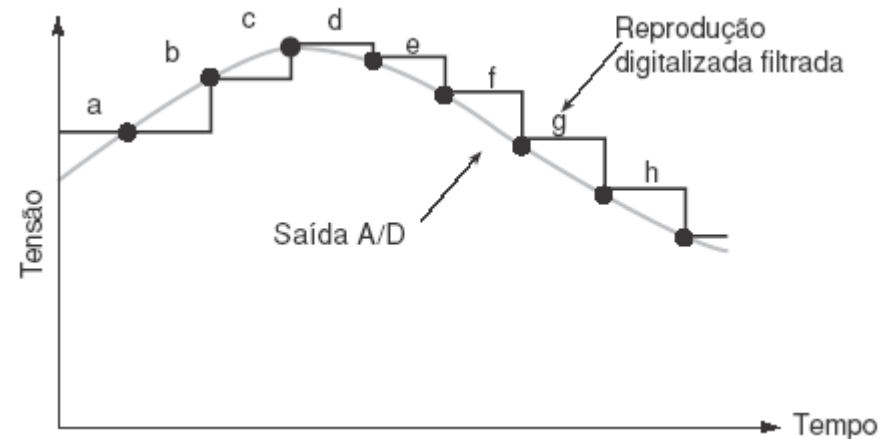
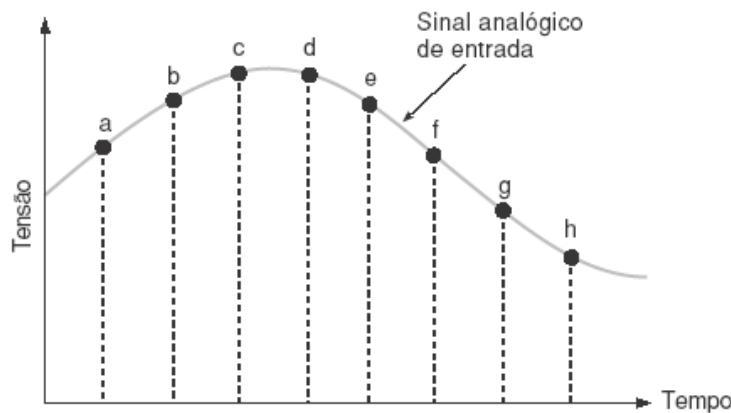
- Desvantagens
 - Tempo de conversão irregular
 - A cada bit que se aumenta, dobra-se o tempo de conversão
 - Inadequado para sinais que variam freqüentemente (com altas freqüências)
 - Erro: 1 LSB
- Exemplo: suponha um ADC com freqüência de clock de 1MHz, $V_T=0,1\text{mV}$, saída de fundo de escala do DAC = 10,23V e entrada de 10 bits. Determine o equivalente digital obtido para $V_A=3,728\text{V}$ e o tempo de conversão.

Aquisição de dados

- Amostragem e amostra de sinais



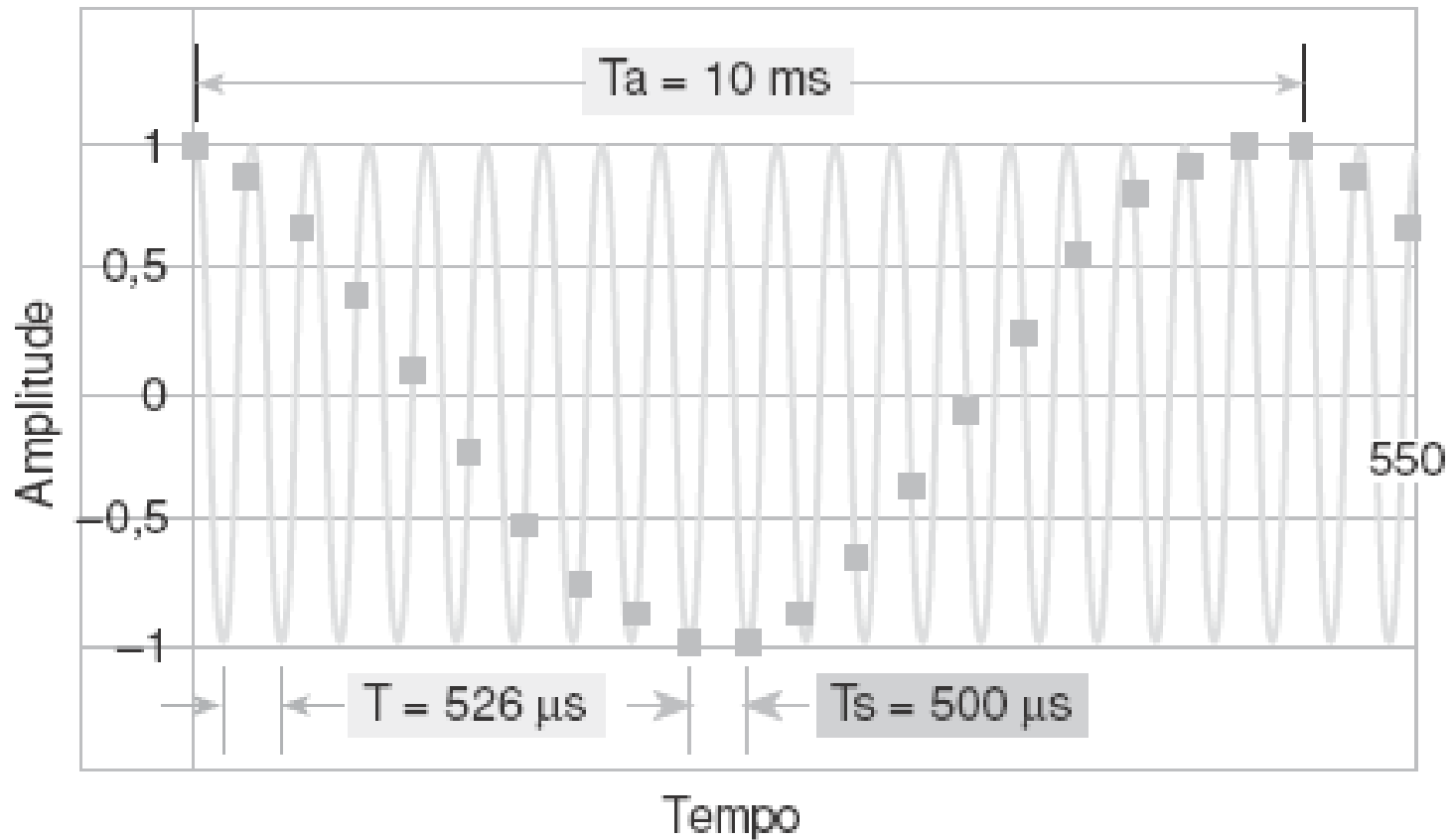
- Reconstruindo um sinal digital



- Aliasing

- Critério de Nyquist ($\geq 2.F_{\max}$)

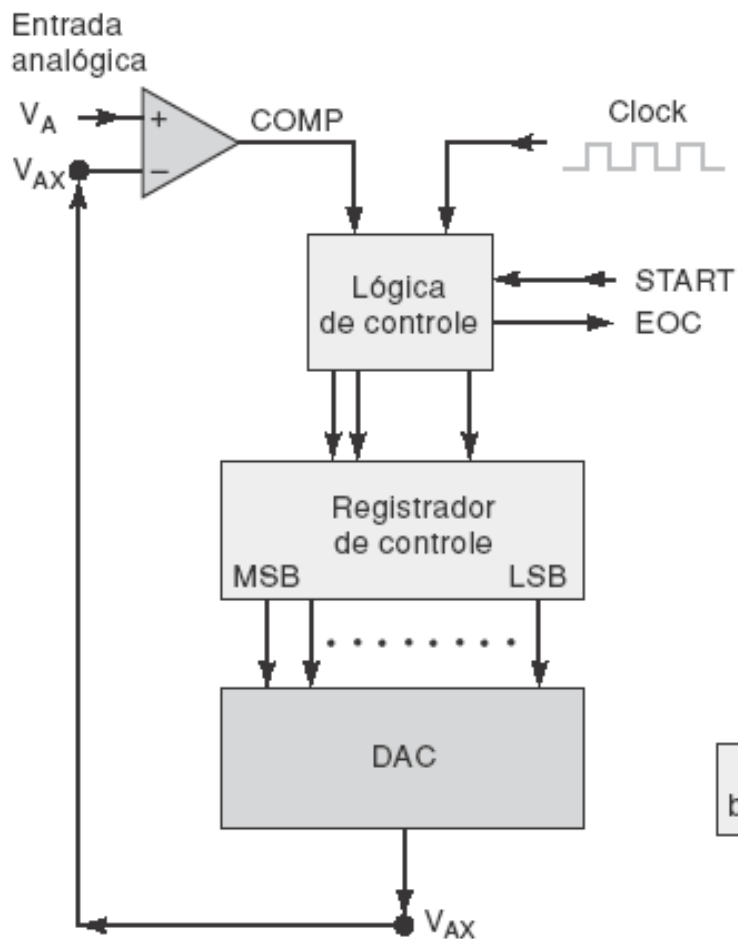
- Subamostragem: cria falsas freqüências



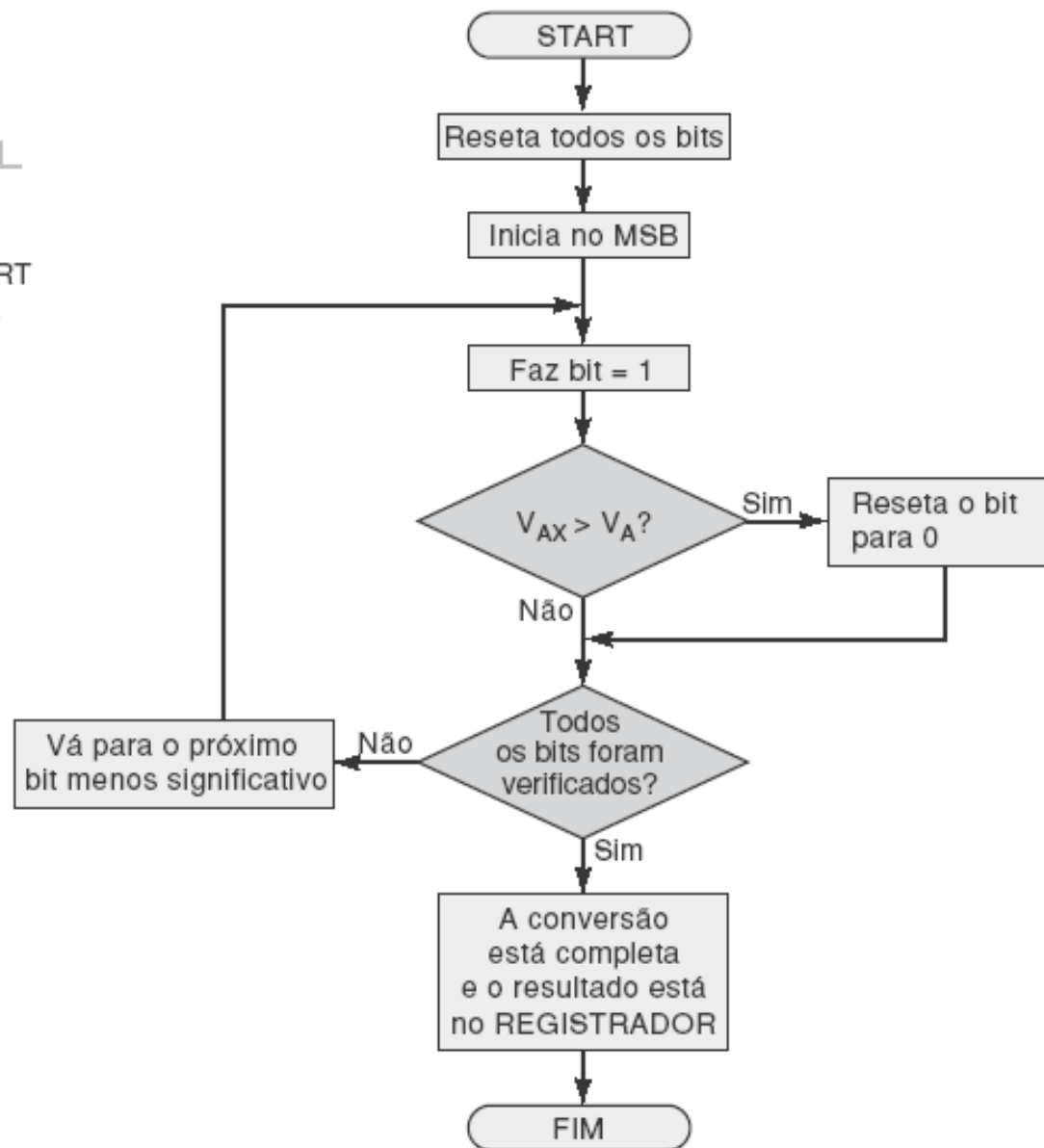
ADC de aproximações sucessivas

- Mais rápido
- Tempo de conversão constante
- Não usa mais contador e sim registrador
 - Modificado bit a bit
- Tempo de conversão = N ciclos clock





(a)



- CI comercial: **ADC0804**

- CMOS

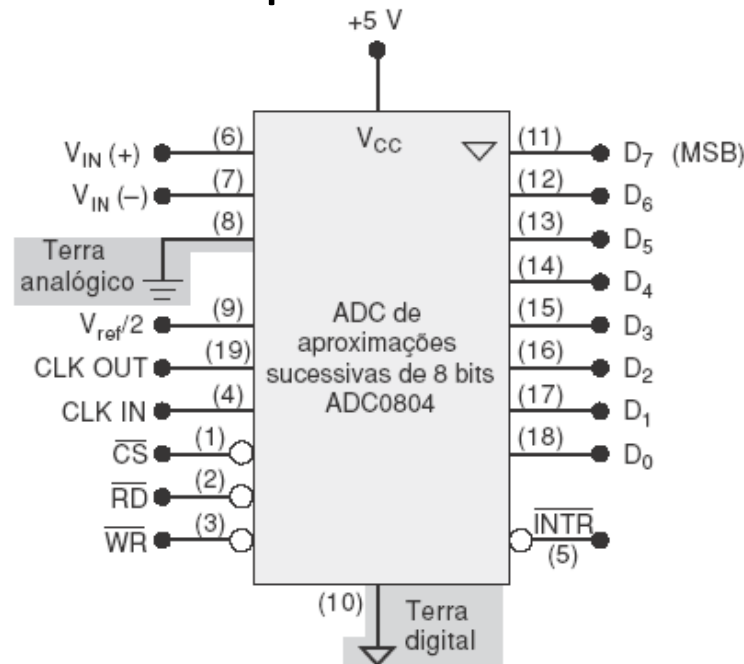
- 2 entradas analógicas diferenciais: $V_{IN(+)}$ e $V_{IN(-)}$

- Buffer tristate

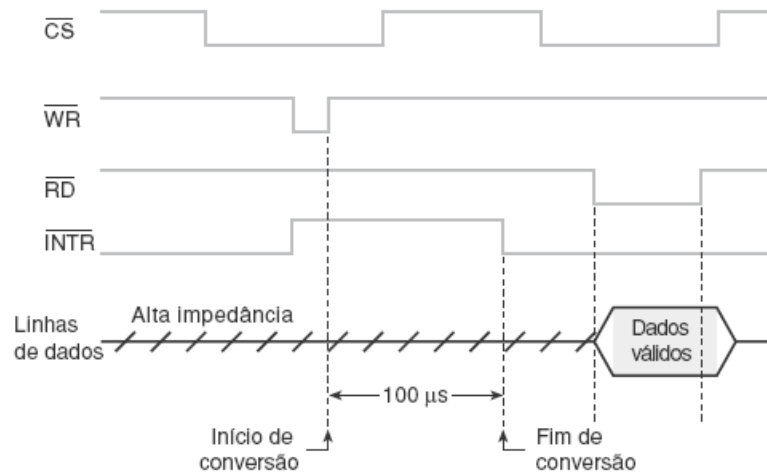
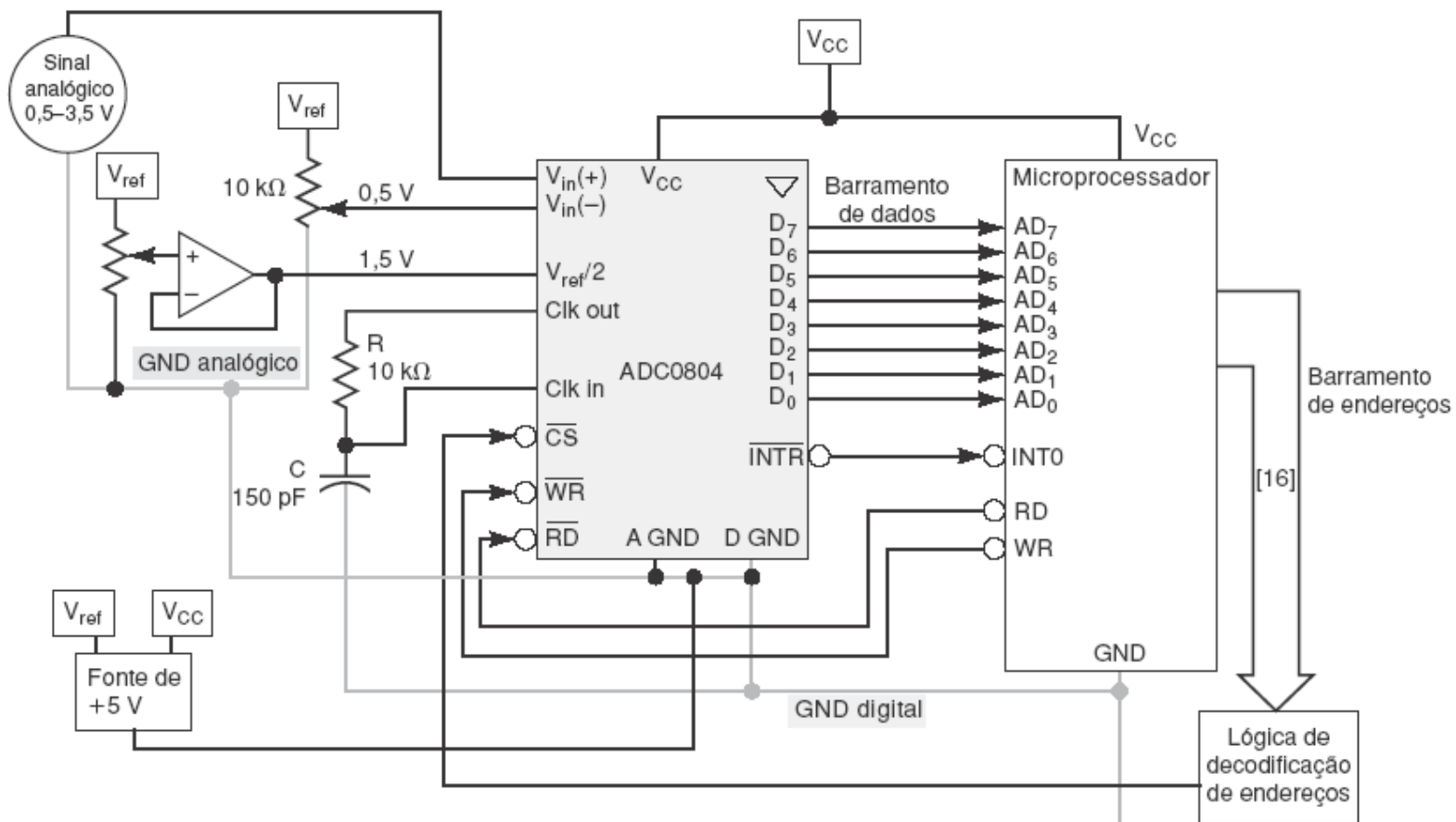
- Com $V_{ref}=5V$, tem resolução de 19,53mV

- Tem circuito gerador de clock interno

- Conexões de terra separados

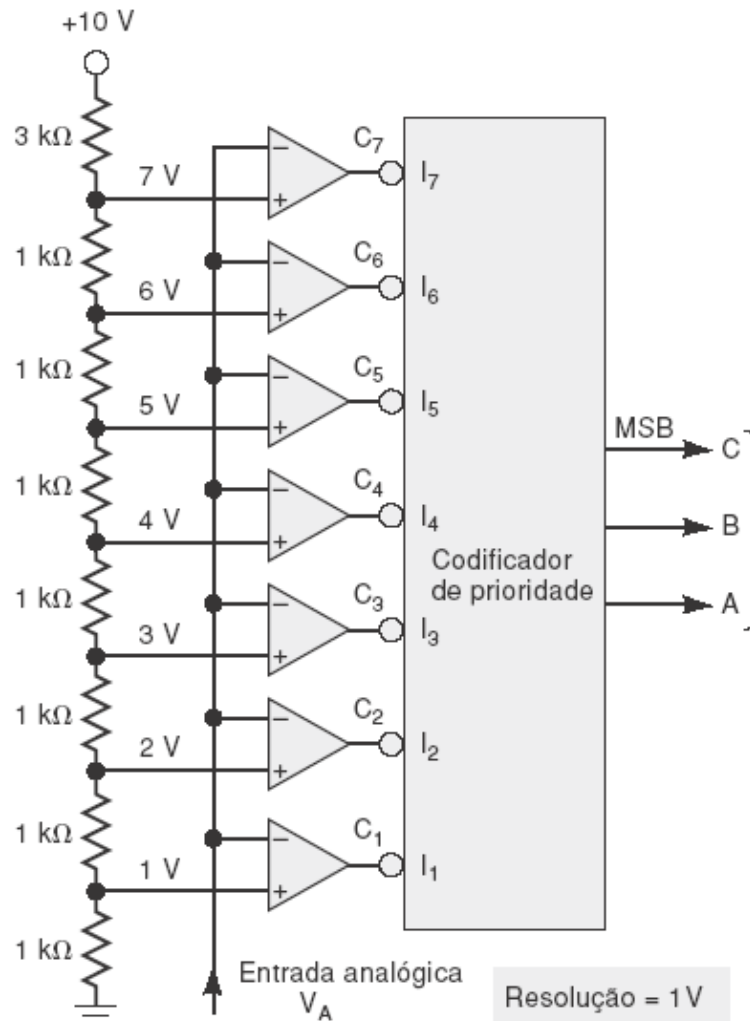


- CS : para que as entradas RD e WR tenham efeito
- RD: habilita os buffers de saída digitais representando o resultado da última conversão (CS = RD = 0)
- WR: inicio de conversão
- INTR: vai a zero no final da conversão
- CLOCK OUT: conectar um resistor; o sinal de clock aparece aqui
- CLOCK IN: usado para clock externo ou capacitor



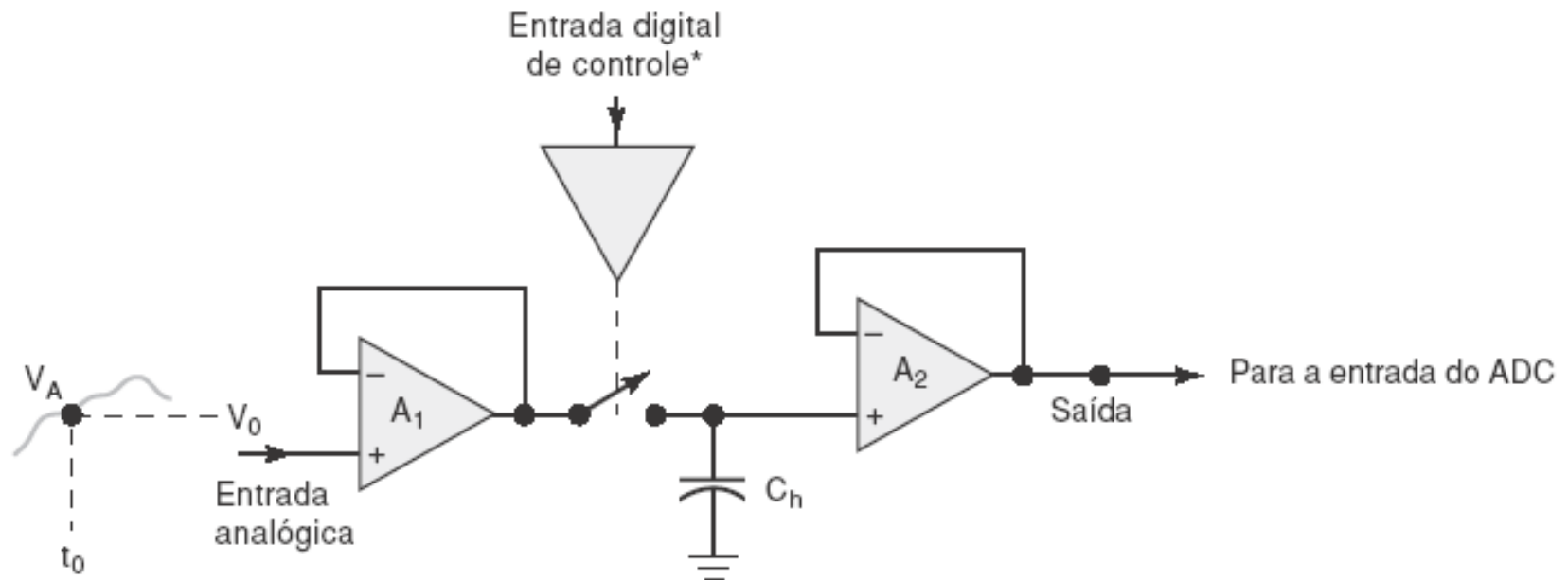
• ADCs Flash

- Tempo de conversão: poucos nanossegundos (sem clock)
- Modelos: AD9010 e MC10319



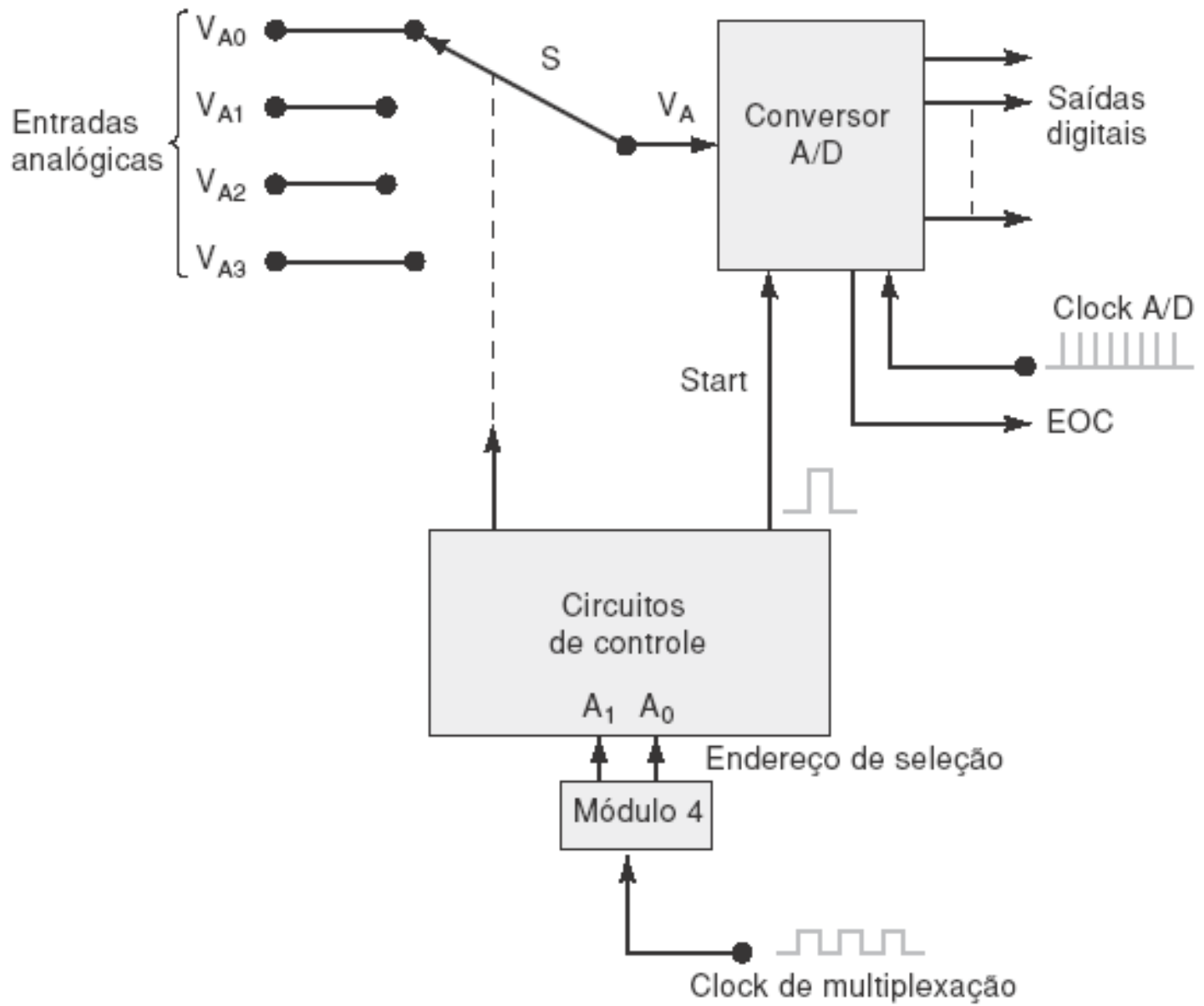
Entrada analógica	Saídas dos comparadores							Saídas digitais			
	V_A	C_1	C_2	C_3	C_4	C_5	C_6	C_7	C	B	A
0-1 V	1	1	1	1	1	1	1	1	0	0	0
1-2 V	0	1	1	1	1	1	1	1	0	0	1
2-3 V	0	0	1	1	1	1	1	1	0	1	0
3-4 V	0	0	0	1	1	1	1	1	0	1	1
4-5 V	0	0	0	0	1	1	1	1	1	0	0
5-6 V	0	0	0	0	0	1	1	1	1	0	1
6-7 V	0	0	0	0	0	0	1	1	1	1	0
> 7 V	0	0	0	0	0	0	0	0	1	1	1

- Circuitos sample and hold
 - Tempo de aquisição (depende C_h)
 - Modelo CI: AD1154 ($t_{\text{aquisição}} = 3,5$ microseg)



*Controle = 1 → chave fechada → modo de amostragem
Controle = 0 → chave aberta → modo de retenção

• Multiplexação



- Exercício: Em uma fábrica é necessário medir de forma “simultânea” a temperatura de 2 reservatórios e exibir este valor em um painel conforme figura. Considere:
 - Sensor com resolução de 10mV por 1°C
 - Sistema com resolução de 0.4°C
 - A temperatura vai variar de 0 a 100°C
 - Um circuito de condicionamento de sinais que dá um ganho de 3x no sinal

