



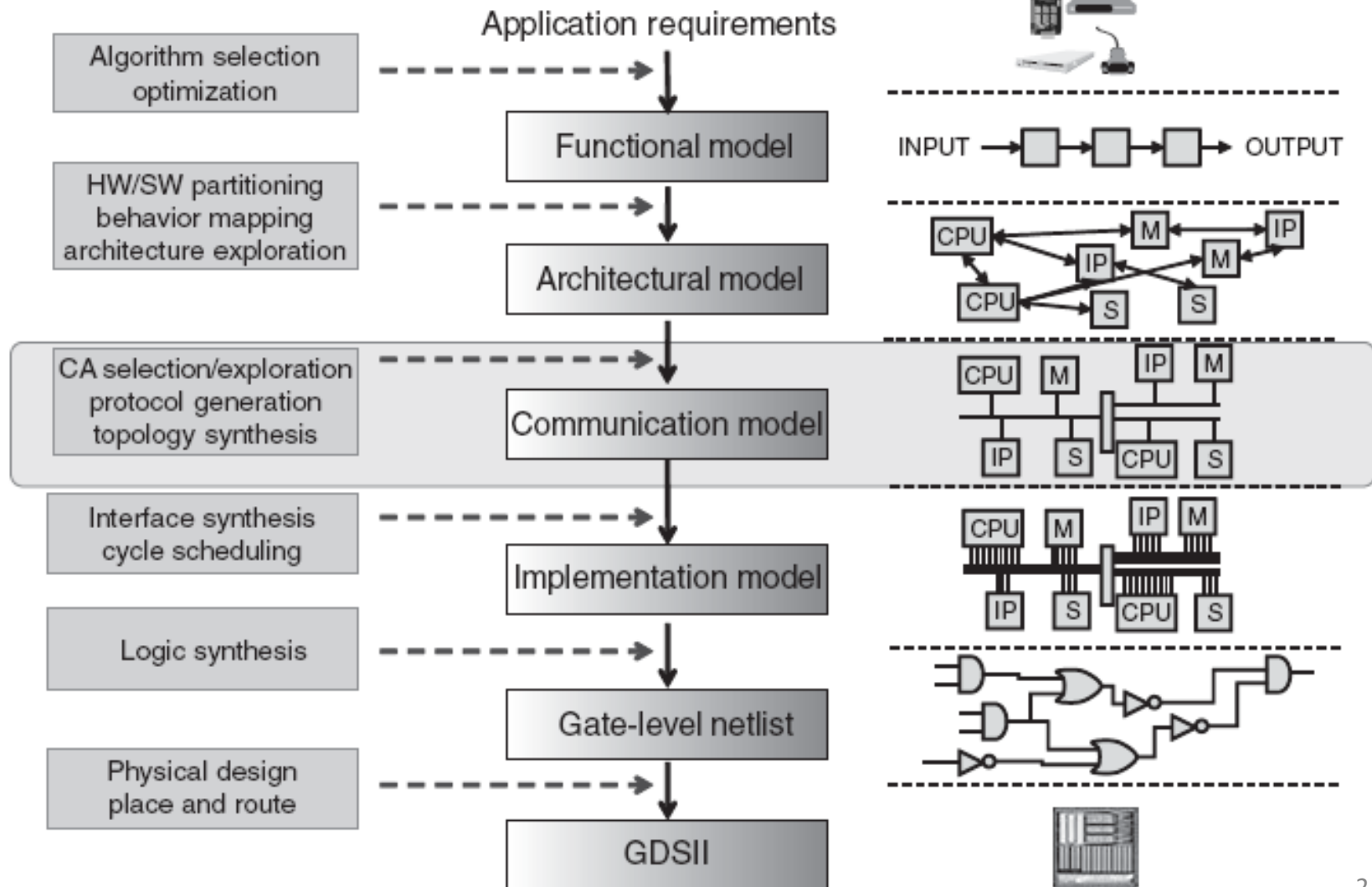
**DEPEL - Departamento
de Engenharia Elétrica**

- Arquitetura de sistemas digitais-

CAP 4 – FPGA

Introdução

- Projeto de sistemas digitais



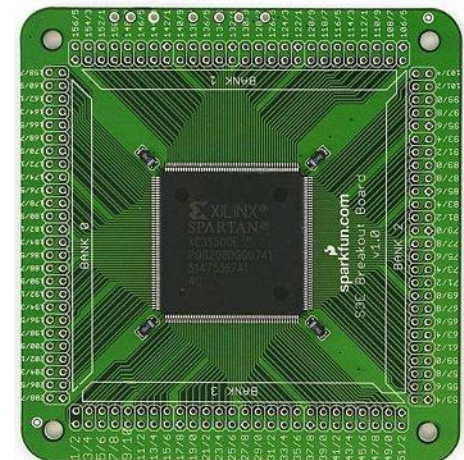
- *Definições:*

- *FPGAs (field programmable gate arrays):* são circuitos integrados (IC's) digitais que contém blocos de lógica configuráveis (“programáveis”) com interconexões também configuráveis entre estes blocos.
- *PLDs (programmable logic devices):* são dispositivos cuja arquitetura interna é predeterminada pelo fabricante mas permitem que engenheiros possam configurá-las “em campo” para uma variedade de diferentes funções.
- Diferente de dispositivos programáveis (i.e., microcontroladores)
- *ASICs (application-specific integrated circuits):* são circuitos integrados baseados em um processo e projeto de manufatura “rígido” para uma aplicação específica.
- Melhor desempenho em número de transistores, maior complexidade e melhor performance;
- Projeto complexo, demorado e caro;
- Trabalho com die e wafer de Si;
- Projeto usando FPGA x ASIC's

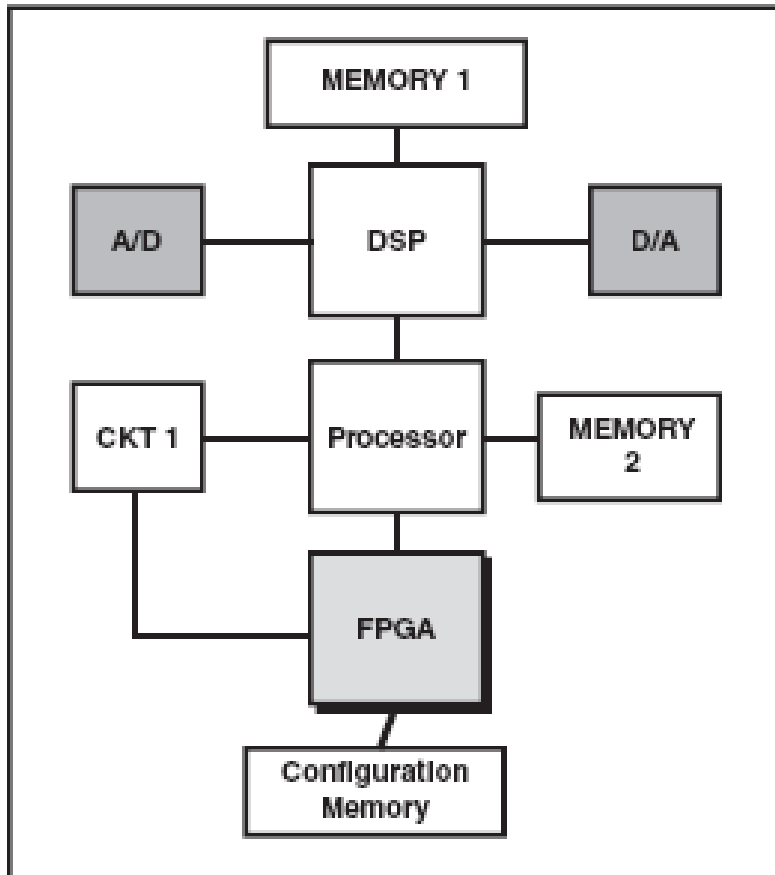


• Aplicações:

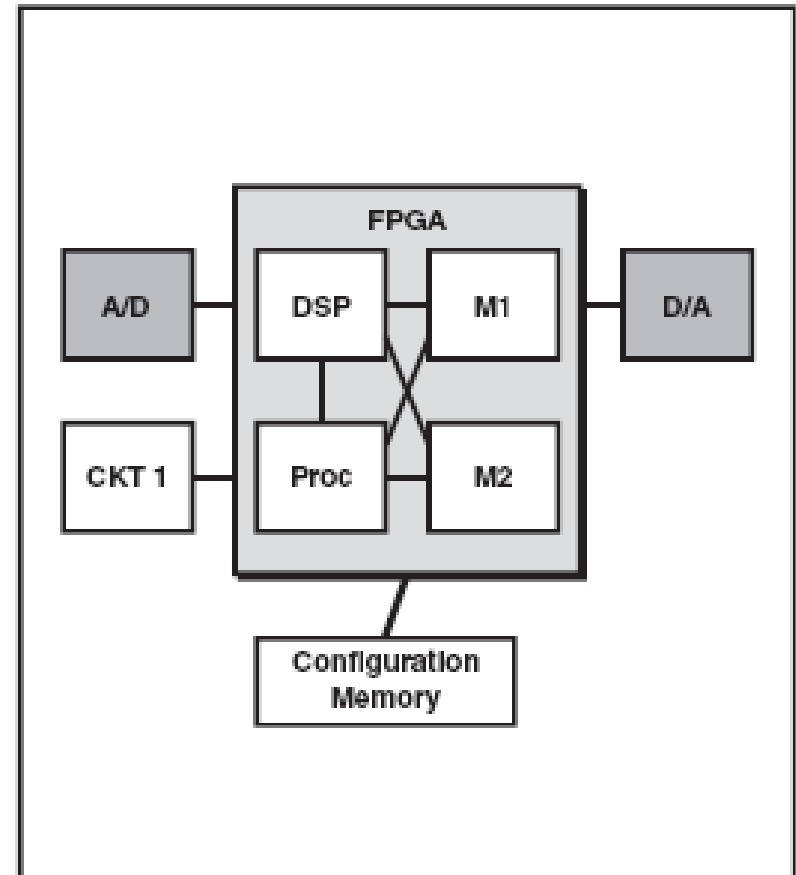
- Prototipação de ASIC's;
 - IP - *intellectual property*
- Implementação em hardware de algoritmos;
- Núcleos de processadores “embarcados”;
- Dispositivos com I/O rápidos;
- Dispositivos de comunicação (camada física);
- Processamento digital de sinais;
 - Multiplicadores, ULA's, RAM, paralelismo;
- Computação reconfigurável;



- “System on chip”



Discrete System

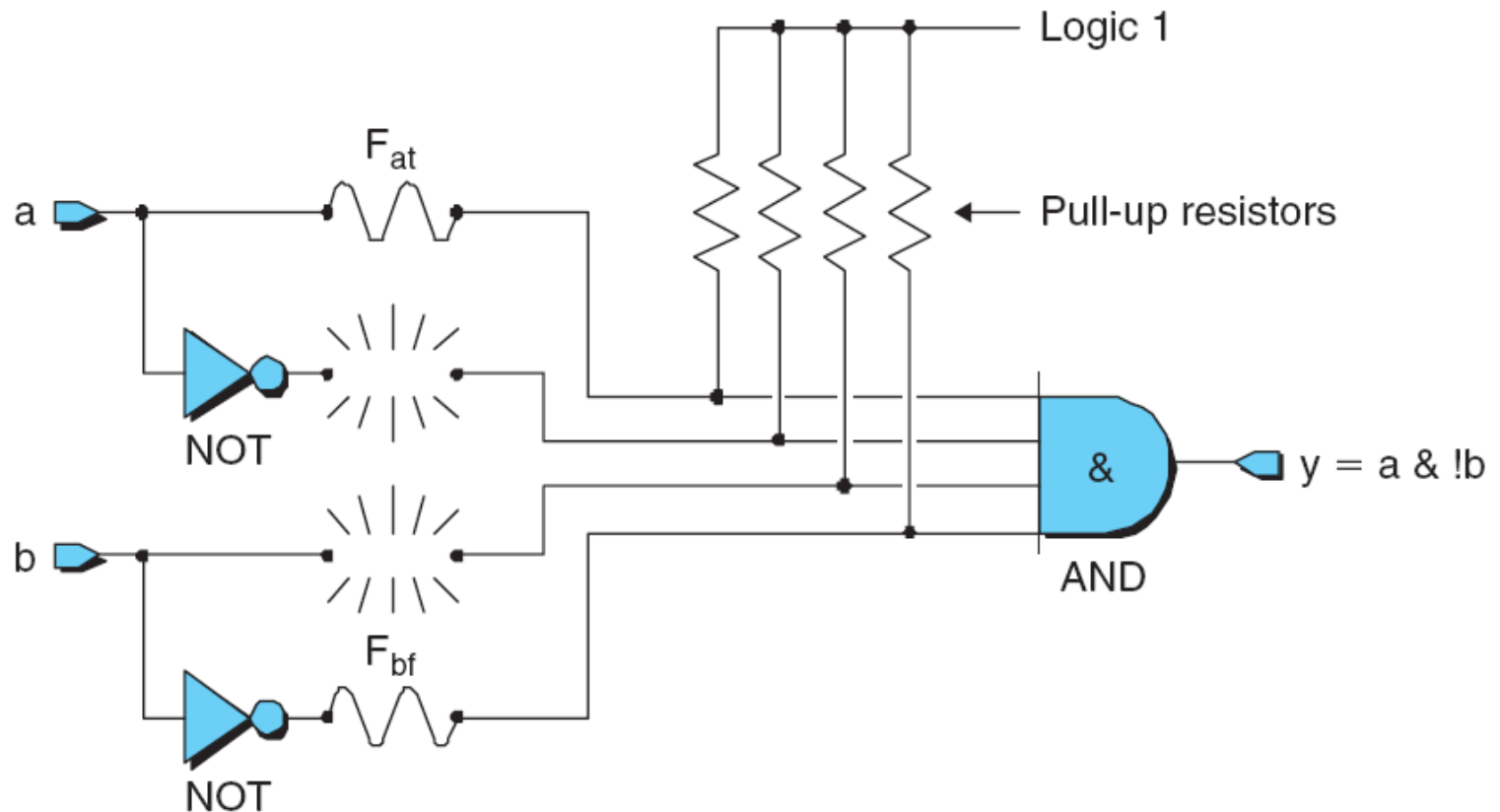


Integrated System

- Tecnologias:

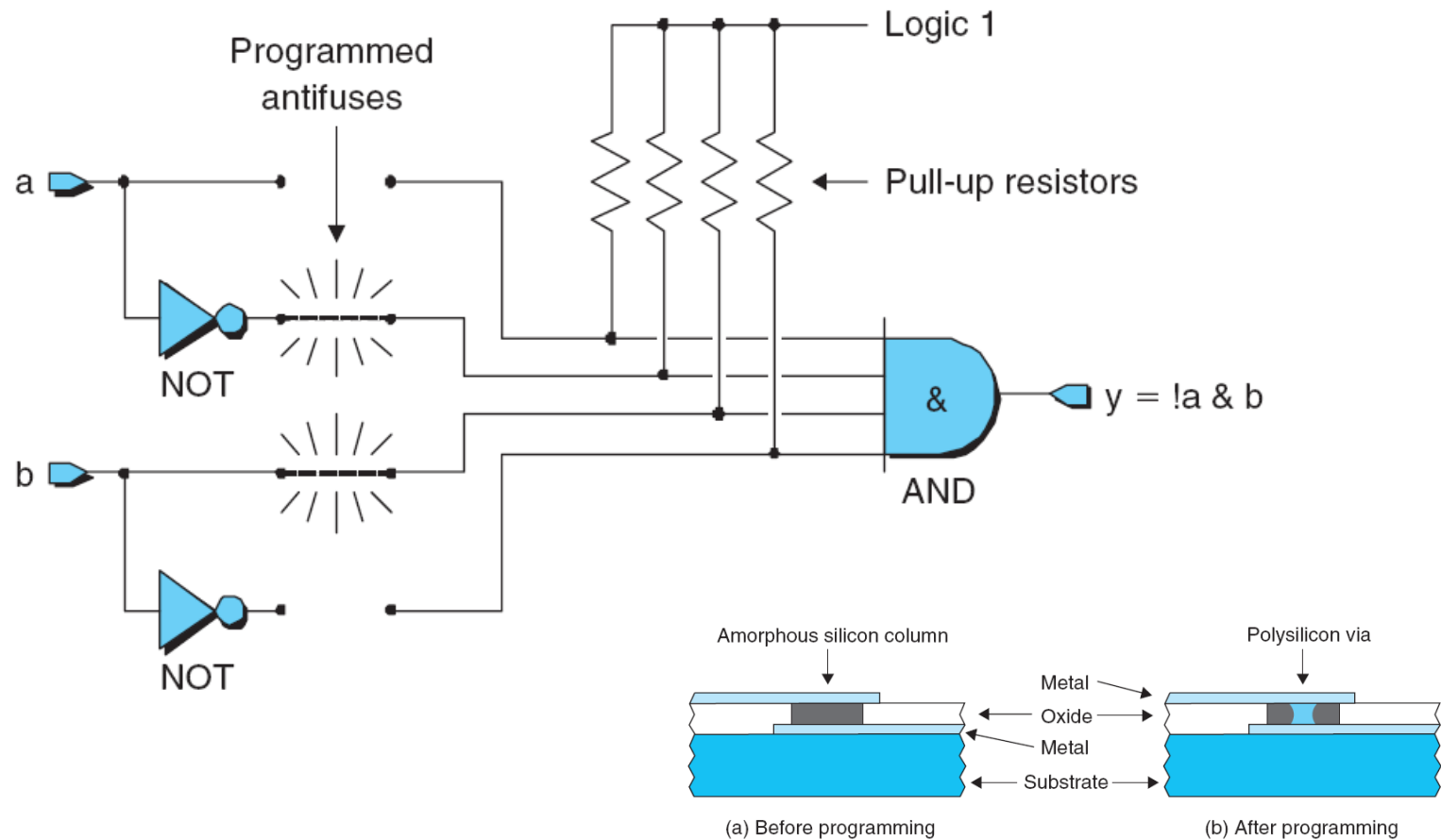
- A) “Fusível”

- Fusíveis pré-ligados;
 - “queimar” fusíveis (i.e., ‘programar’);



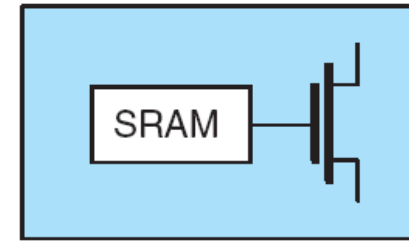
– B) Antifuse

- Mais rápido e menor consumo energia
- “On time programming”



– C) SRAM

- Tecnologia corrente
- Utiliza muitos transistores
- volátil



– D) Flash E2PROM

- Não volátil
- Relativamente rápido

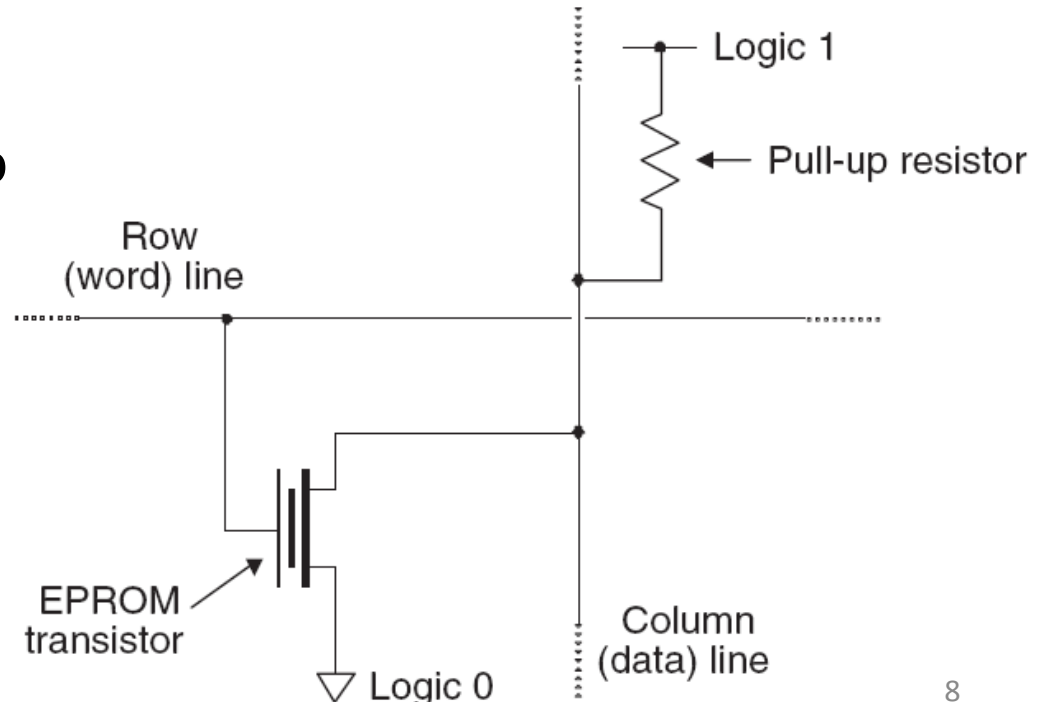
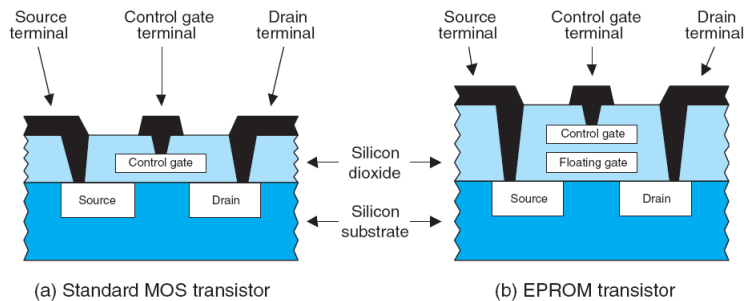
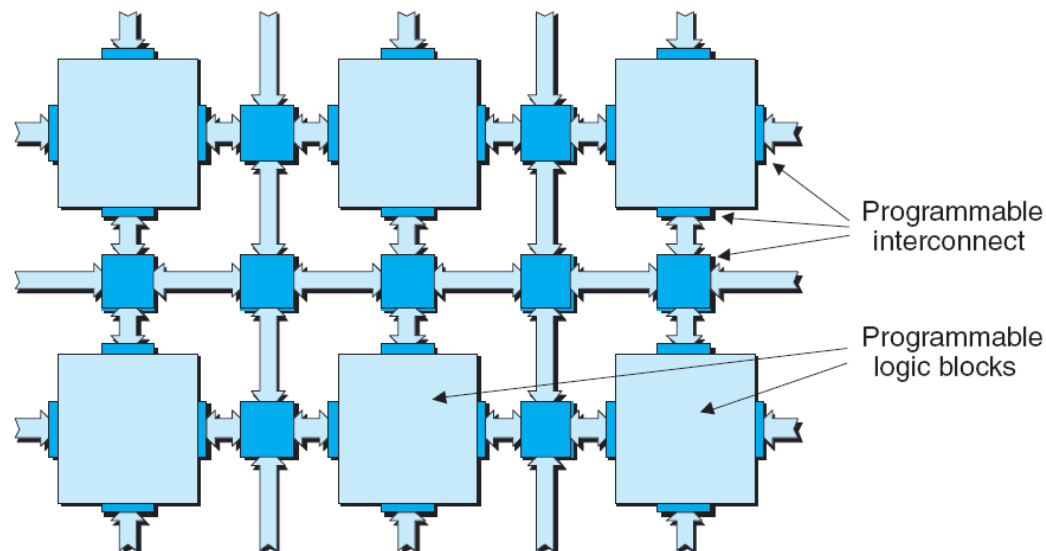


TABLE 1-1 Summary of Programming Technologies

Technology	Symbol	Predominantly associated with ...
Fusible-link	—~—	SPLDs
Antifuse	—□—	FPGAs
EPROM	— —	SPLDs and CPLDs
E ² PROM/FLASH	— —	SPLDs and CPLDs (some FPGAs)
SRAM	SRAM — —	FPGAs (some CPLDs)

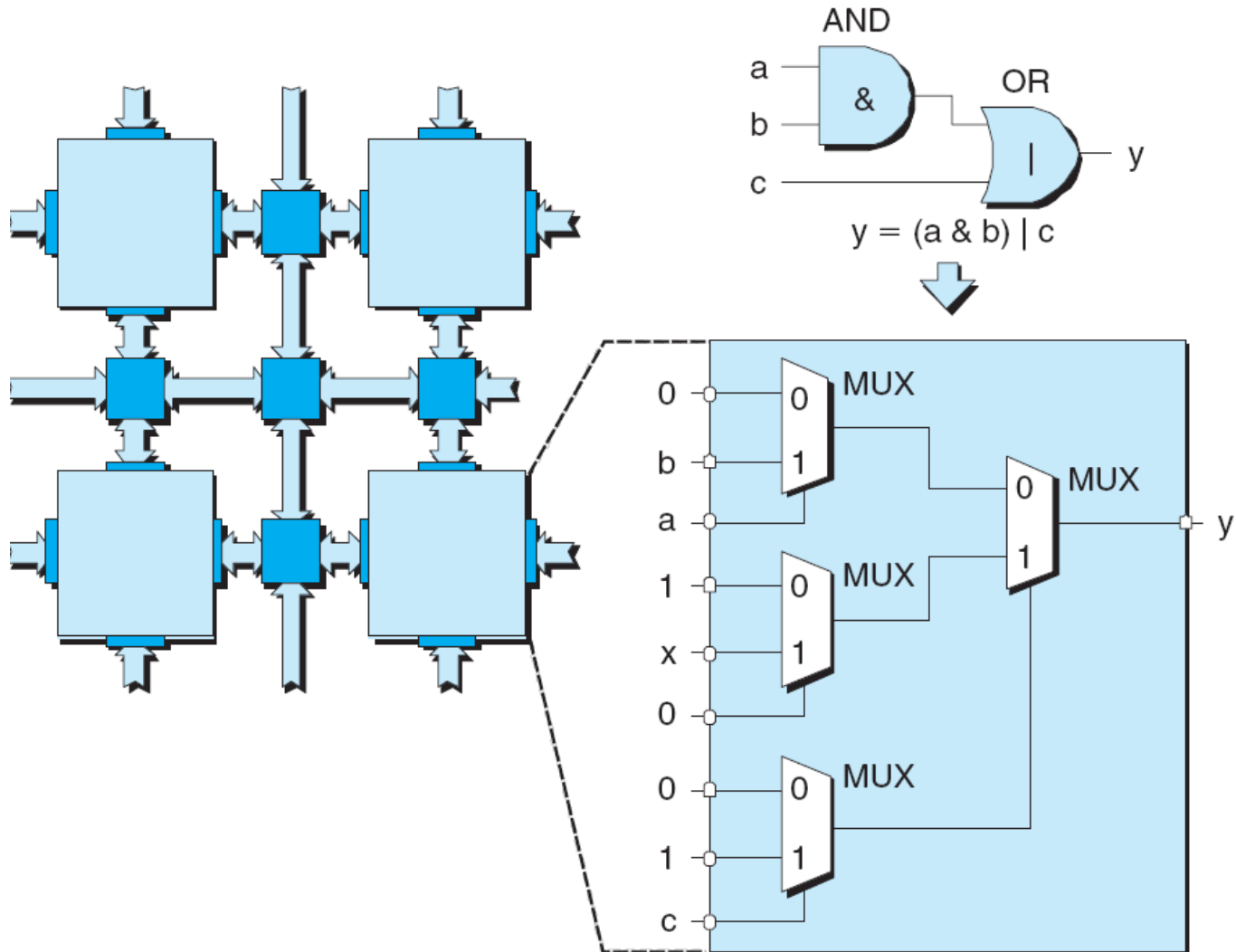
- Granularidade da FPGA

- Alta: 3 entradas LUT (mais conexões – atrasos de propagação)
- Baixa: mais entradas para LUT, FF, MUX, etc

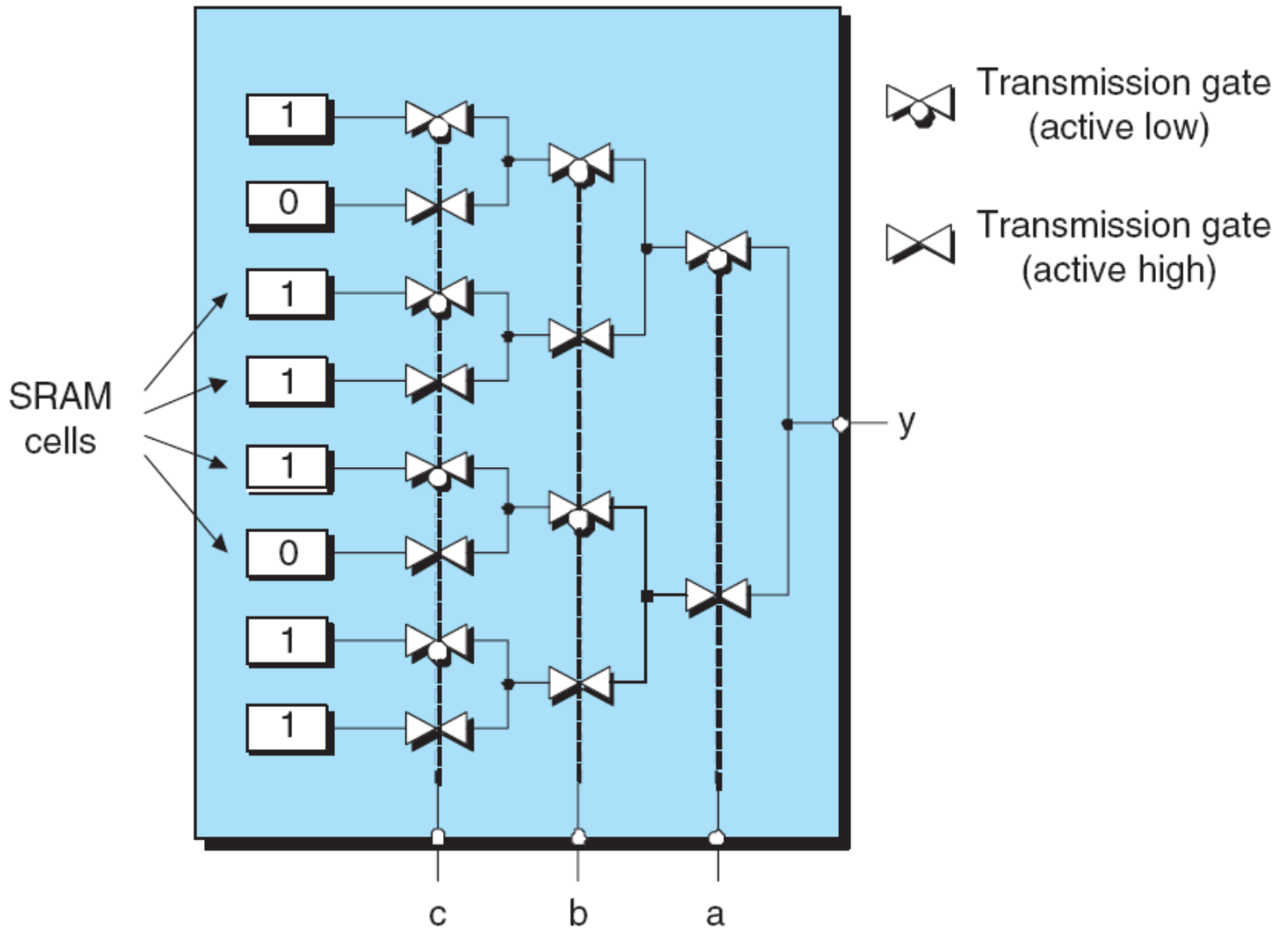


- Blocos lógicos:

- MUX (multiplexer) x LUT (look up table)

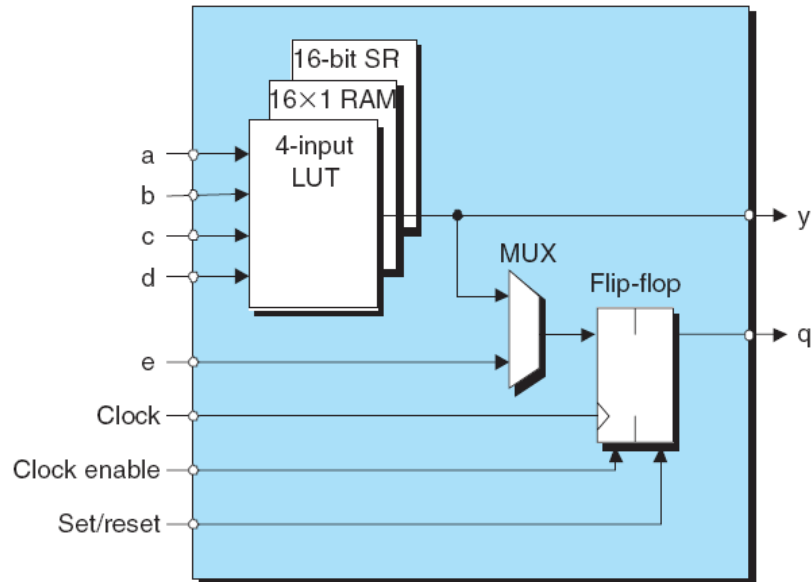


- LUT

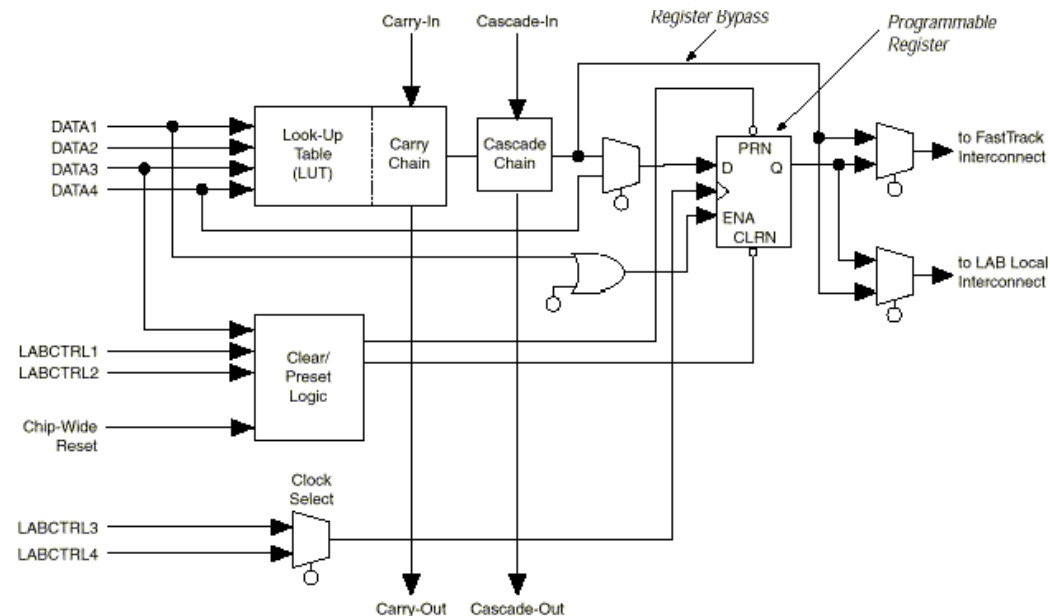


• Células lógicas / Elementos lógicos

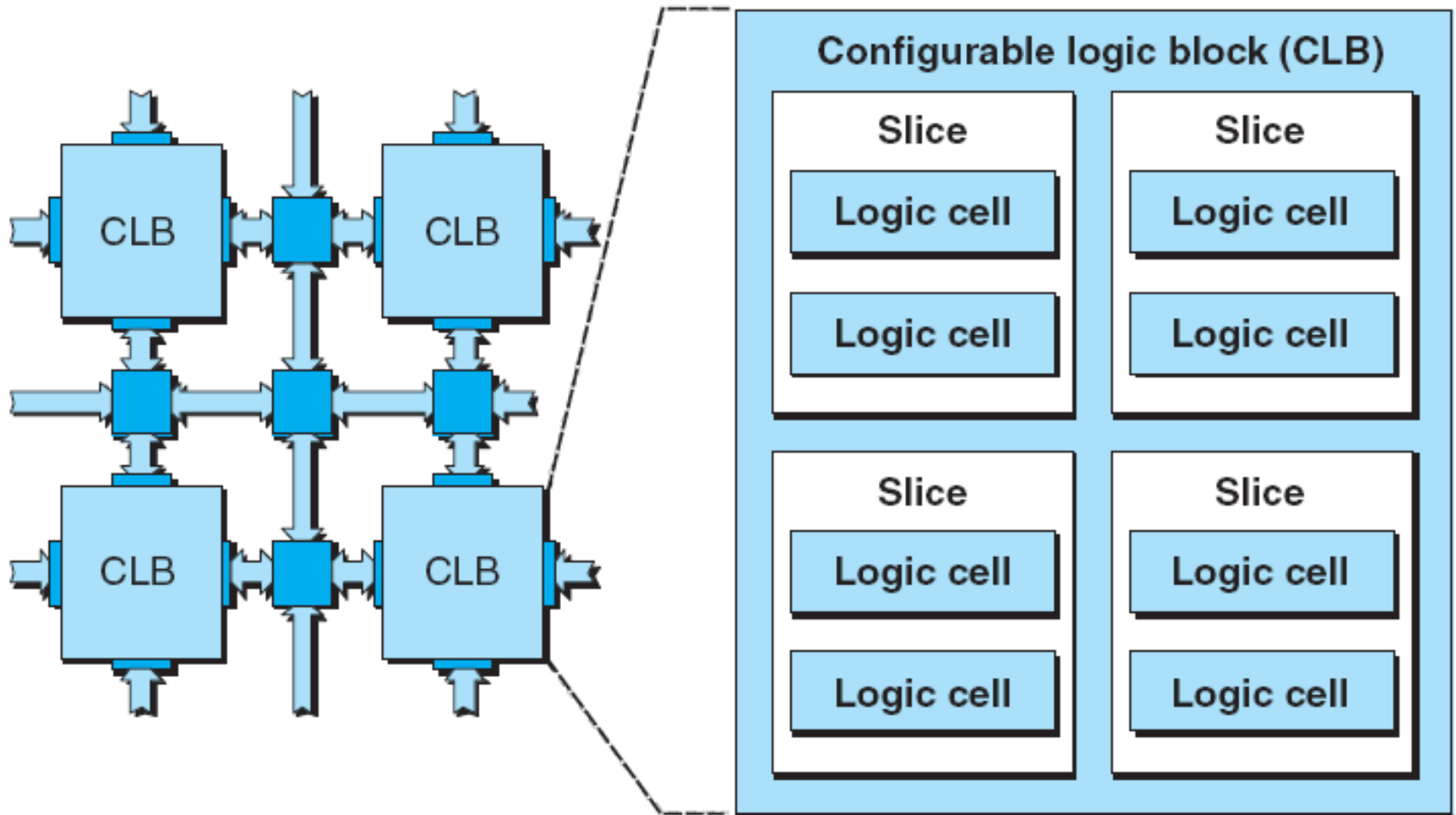
– Nomeclatura de fabricantes



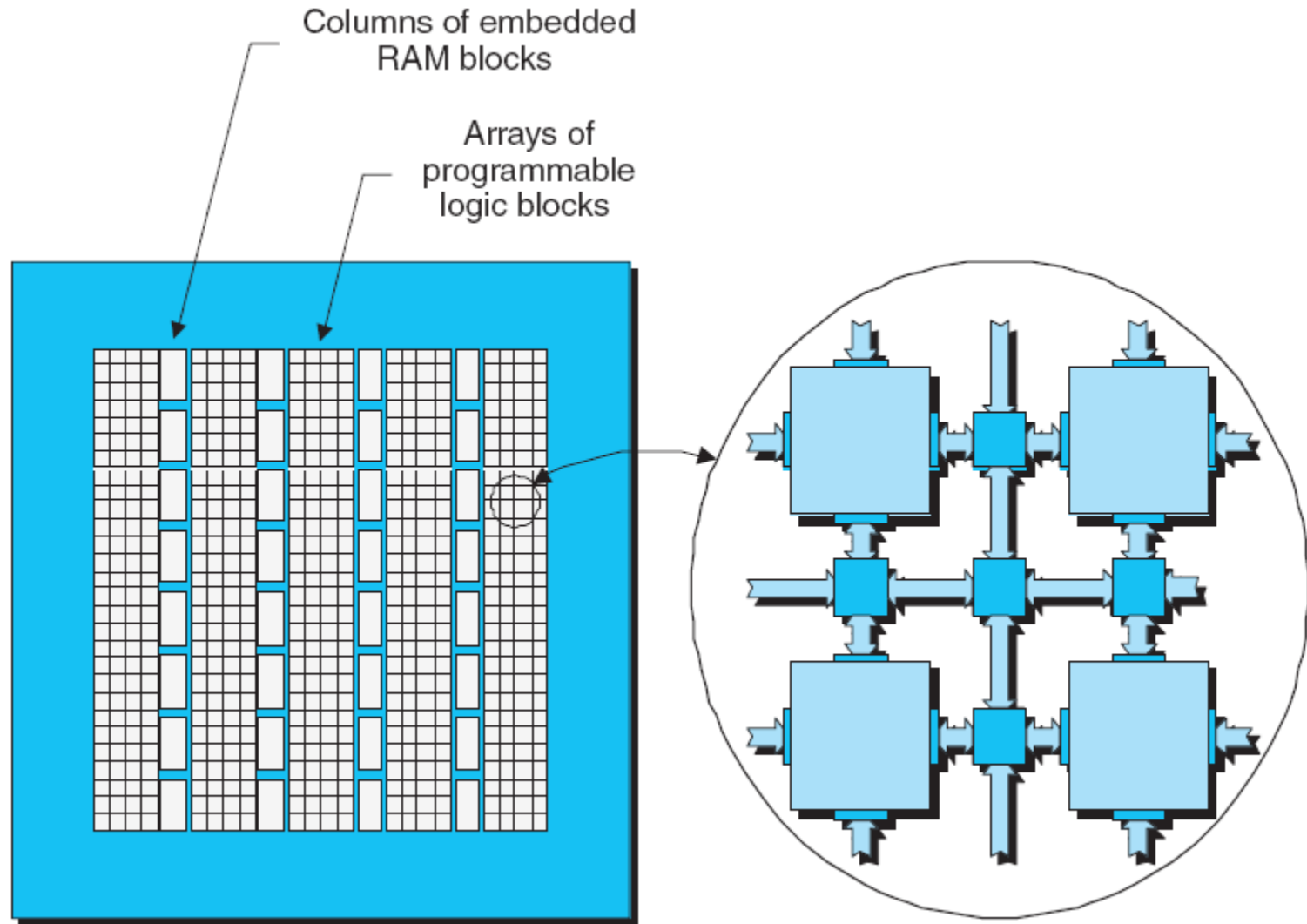
2-7 A simplified view of a Xilinx LC.



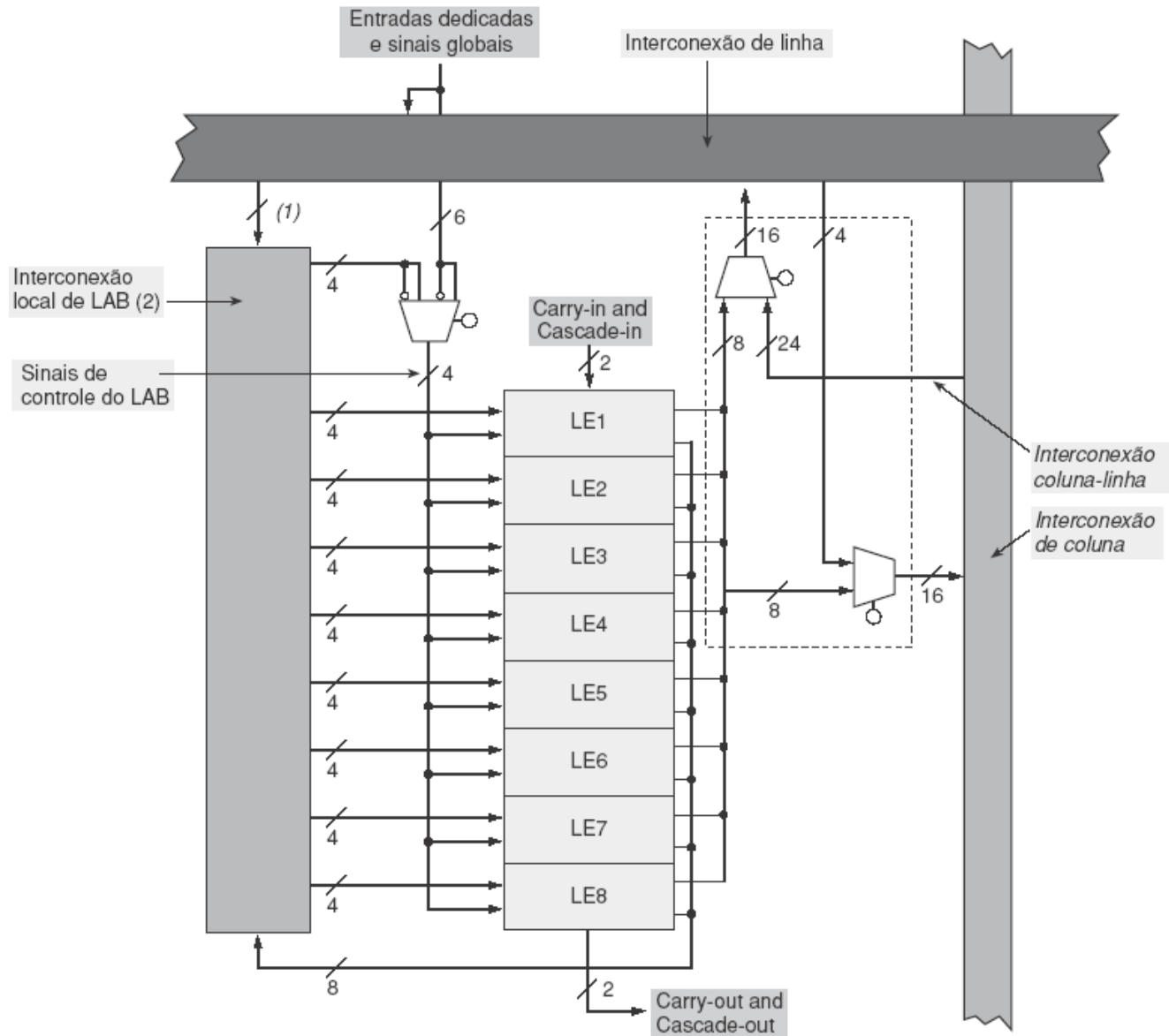
- CLB's (*configurable logic block*): XILINX



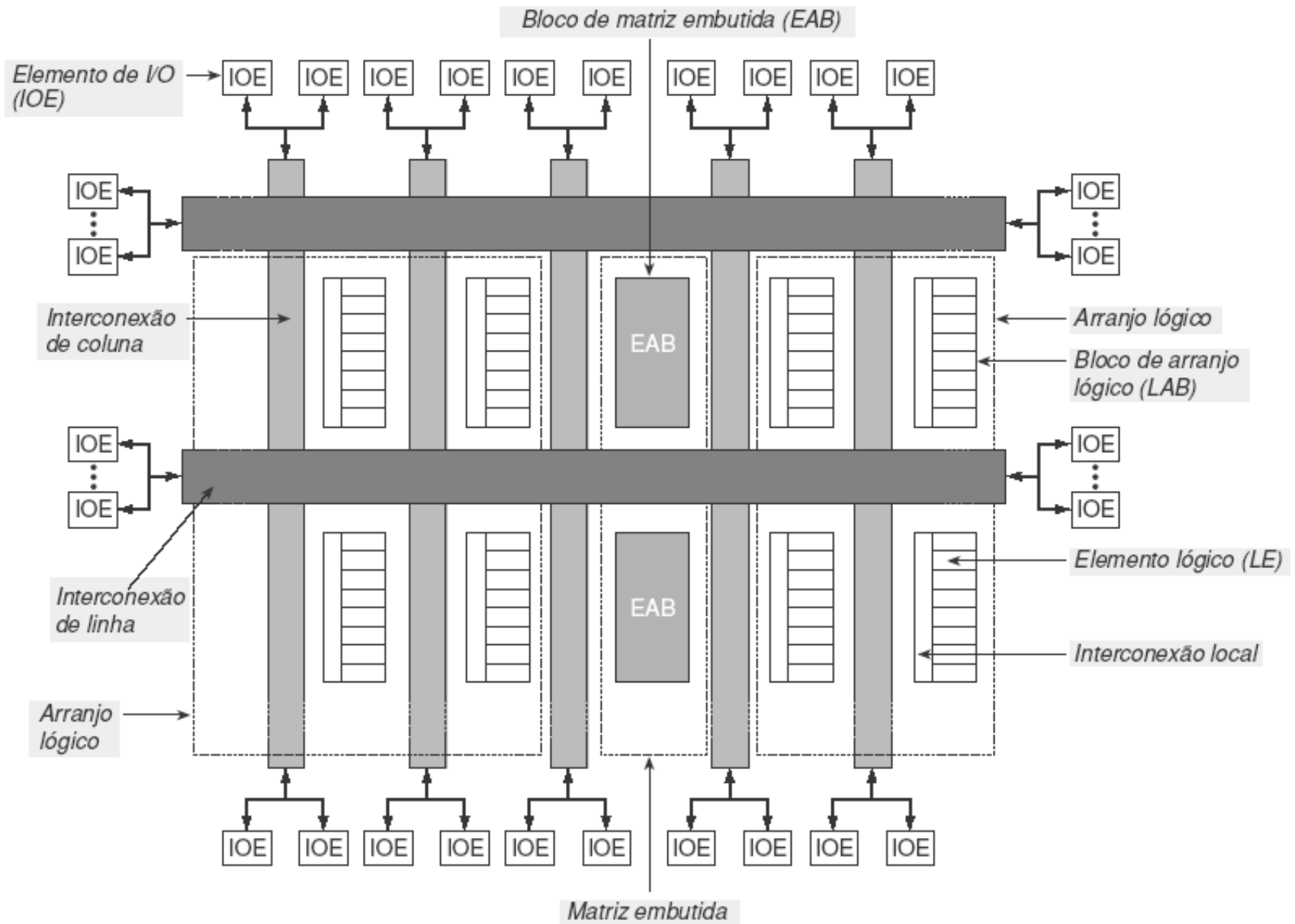
- Overview XILINX



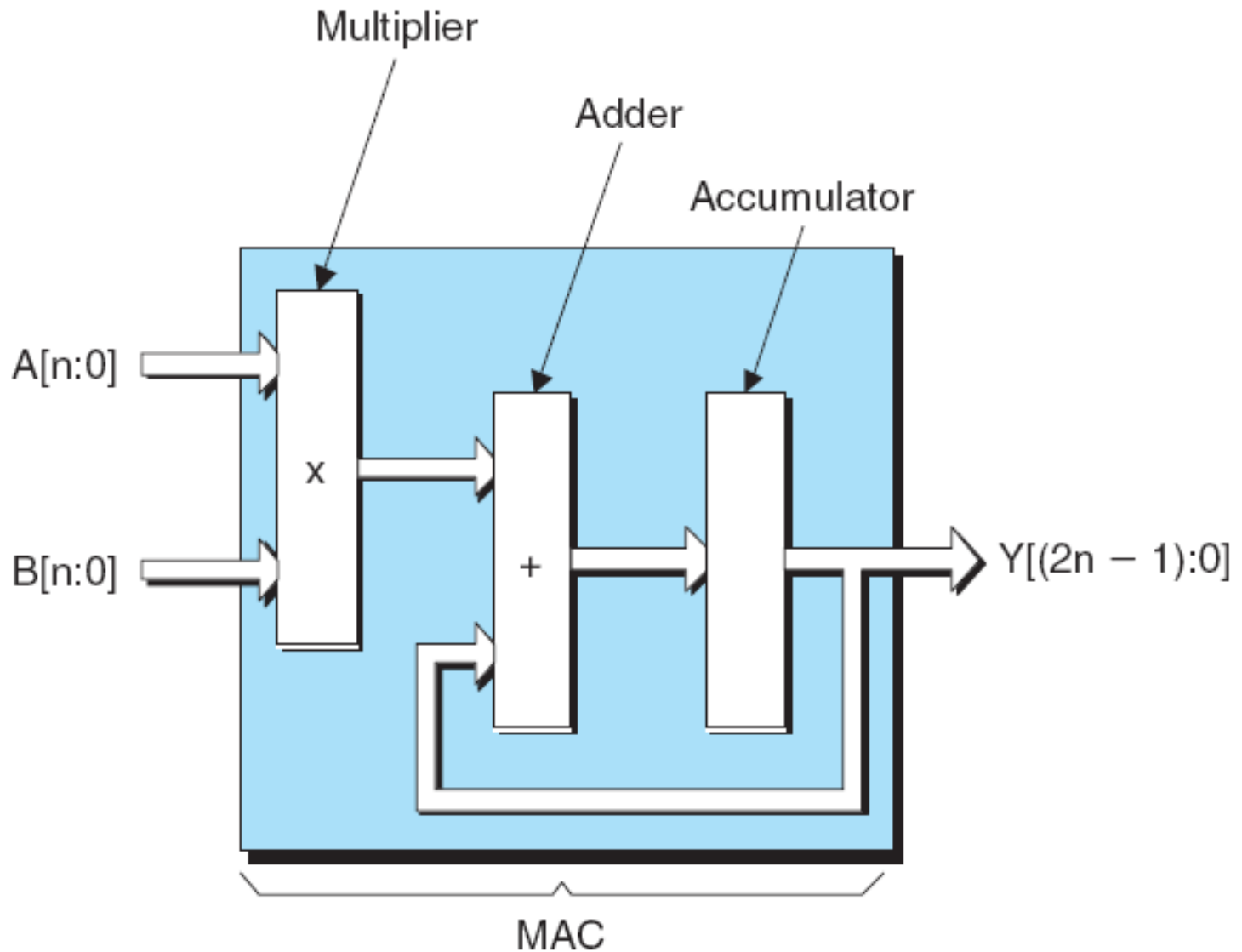
- LAB's (*logic array block*): Altera



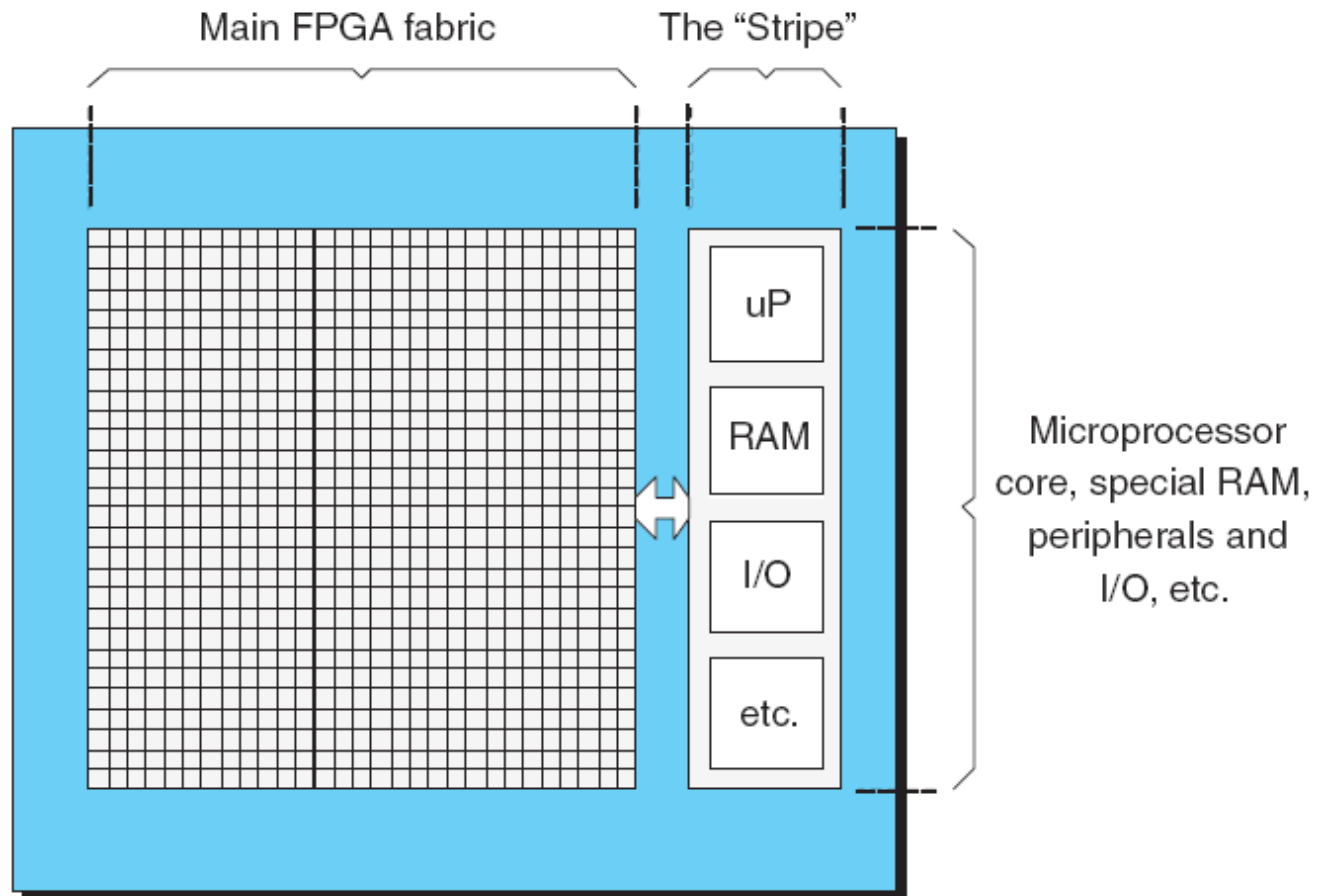
• Overview Altera



- Incorporação de hardware dedicado
 - multiplicador, RAM, etc.

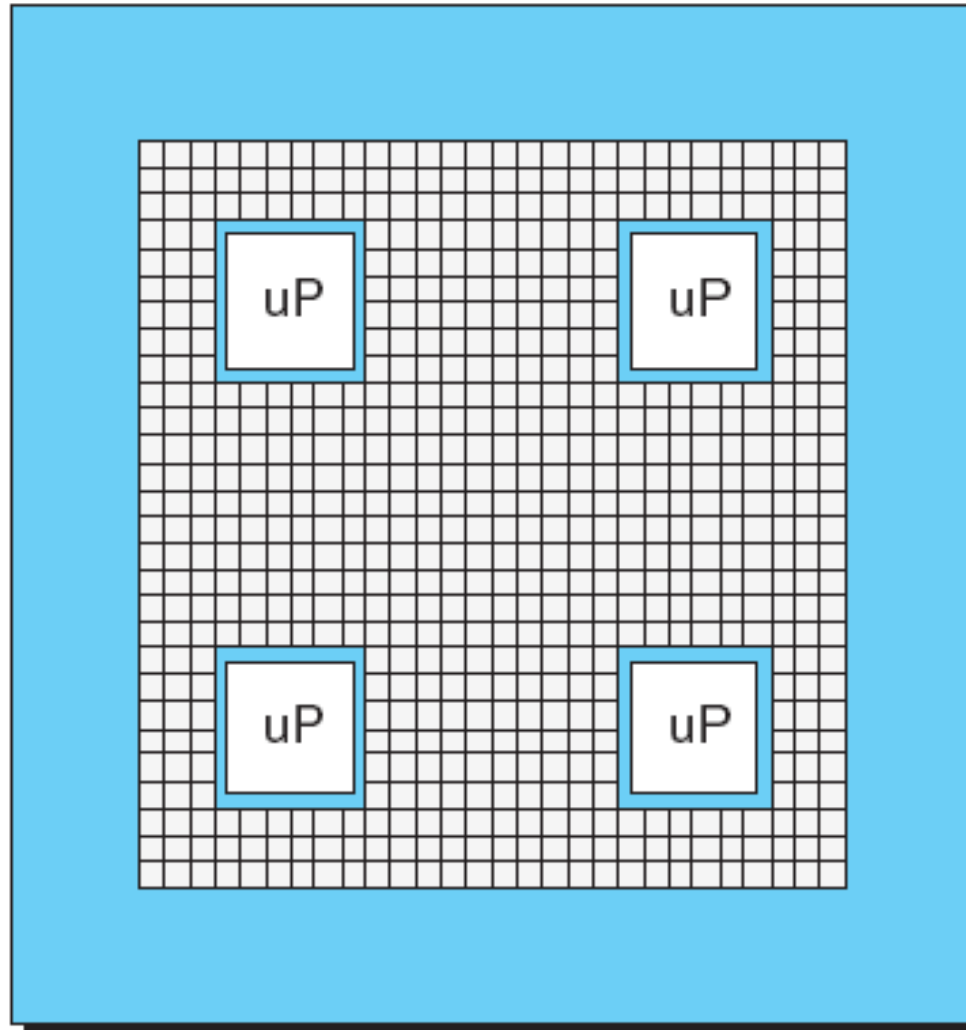


- “Hard cores” ou “embedded core”
 - Processador físico é inserido na pastilha
 - Modelo 1 (“fita”):

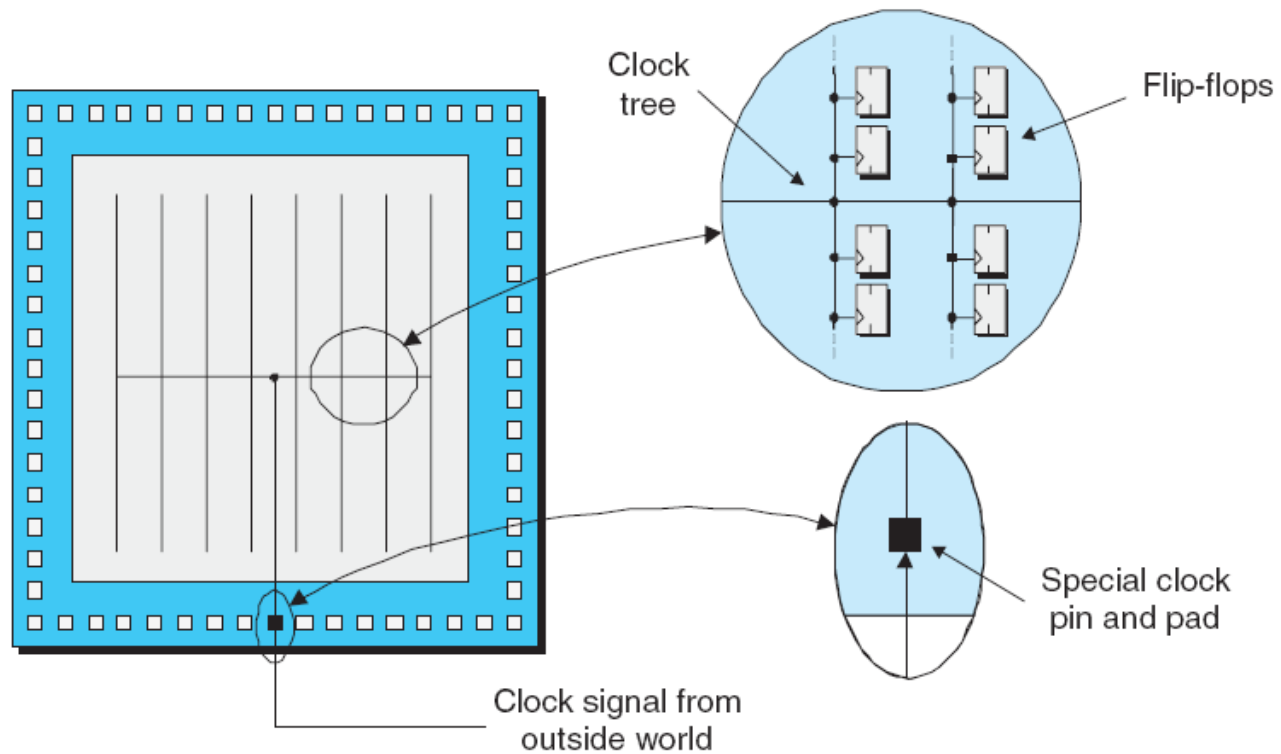


– Modelo 2:

- Maior velocidade



- “Soft” ou “firm cores”
 - Um processador é programado pela própria FPGA
- Clock
 - Estratégia 1: árvore de clock (trilhas dedicadas)



– Estratégia 2: gerenciador de clock

- Daughter clocks
 - Alimenta a árvore de clocks ou pinos

